



# TQIMX6UL\_COREB 开发板 用户硬件手册

感谢您使用本公司嵌入式开发平台产品，本公司长期以来一直致力于  
ARM 嵌入式产品的研发与生产。

广州天嵌计算机科技有限公司荣誉出品

首发网站：[www.embedsky.com](http://www.embedsky.com)



## 版权声明

本手册版权归属广州天嵌计算机科技有限公司（以下简称“天嵌科技”）所有，并保留一切权力。非经天嵌科技同意（书面形式），任何单位及个人不得擅自摘录本手册部分或全部内容，违者将追究其法律责任。



# 前言

本手册主要介绍 TQIMX6UL CoreB 开发板各硬件电路的参数及工作原理。手册力求以最简洁的语言，让您能在最短时间内快速入门，逐步熟悉 NXP i.MX6UltraLite 产品的硬件特性及开发方法，提高开发效率。

在 wiki: [http://wiki.armbbs.net/tqwiki/public/docs/\[:name\]?md=TQi.MX6UL.md](http://wiki.armbbs.net/tqwiki/public/docs/[:name]?md=TQi.MX6UL.md) 上，我们提供相关的技术参数和使用说明，以及部分资料下载；在天嵌科技论坛：<http://www.armbbs.net> 的 PCB 版块中，我们将为您提供有关本产品硬件部分的技术支持，收集您对本硬件手册所提出的宝贵意见。由于水平有限，手册中难免会有遗漏及不足之处，恳请广大读者提出宝贵意见。

天嵌科技——研发部

2019 年 6 月 12 日



## 版本说明

2019-4-26 TQIMX6UL\_BaseB 底板升级为 V1.2，添加 MINI\_PCIE 接口 4G 模块，同时对声卡等模块进行优化；

2019-6-12 文档更新：增加核心板部分信号内容和基于 V1.2 版本调整底板部分功能说明。



# 目录

|                                  |    |
|----------------------------------|----|
| 版权声明 .....                       | 2  |
| 前言 .....                         | 3  |
| 版本说明 .....                       | 4  |
| 目录 .....                         | 5  |
| 第一章 TQIMX6UL COREB 开发板介绍 .....   | 7  |
| 1.1 TQIMX6UL COREB 开发板介绍 .....   | 7  |
| 1.2 PCB 板尺寸图 .....               | 8  |
| 第二章 TQIMX6UL_COREB 核心板介绍 .....   | 10 |
| 2.1 TQIMX6UL_COREB 核心板介绍 .....   | 10 |
| 2.2 TQIMX6UL_COREB 配置 .....      | 11 |
| 2.3 TQIMX6UL_COREB 核心板基本参数 ..... | 11 |
| 2.4 TQIMX6UL_COREB 核心板引脚定义 ..... | 12 |
| 2.4.1 核心板供电接口 .....              | 15 |
| 2.4.2 启动模式选择 .....               | 15 |
| 2.4.2 UART 接口信号 .....            | 15 |
| 2.4.3 USB 接口信号 .....             | 16 |
| 2.4.4 SDIO 接口信号 .....            | 16 |
| 2.4.5 I2S 音频接口信号 .....           | 17 |
| 2.4.6 I2C 接口信号 .....             | 17 |
| 2.4.7 CAN 接口信号 .....             | 18 |
| 2.4.8 SPI 接口信号 .....             | 18 |
| 2.4.9 RGB LCD 接口信号 .....         | 18 |
| 2.4.10 电阻屏接口信号 .....             | 19 |
| 2.4.11 以太网接口信号 .....             | 19 |
| 2.4.12 其他信号 .....                | 20 |



|                                  |    |
|----------------------------------|----|
| 第三章 TQIMX6UL_BASEB 底板功能说明 .....  | 21 |
| 3.1 TQIMX6UL_BASEB 底板功能接口概览..... | 21 |
| 3.2 底板功能及其外设介绍 .....             | 22 |
| 3.2.1 启动模式选择 .....               | 22 |
| 3.2.2 调试串口 .....                 | 22 |
| 3.2.3 主电源接口及开关 .....             | 23 |
| 3.2.4 串行接口 .....                 | 24 |
| 3.2.4.1 UART2.....               | 24 |
| 3.2.4.2 UART3.....               | 25 |
| 3.2.4.3 UART4 和 UART5 .....      | 25 |
| 3.2.4.4 UART6.....               | 26 |
| 3.2.4.5 UART7 和 UART8 .....      | 26 |
| 3.2.5 100M 网络接口 .....            | 27 |
| 3.2.6 USB HOST 接口 .....          | 28 |
| 3.2.7 USB_OTG 接口 .....           | 30 |
| 3.2.8 音频接口 .....                 | 30 |
| 3.2.9 SD 卡电路 .....               | 32 |
| 3.2.10 扩展接口 .....                | 33 |
| 3.2.11 CAN 接口 .....              | 34 |
| 3.2.12 RS485 接口.....             | 35 |
| 3.2.13 JTAG 接口 .....             | 36 |
| 3.2.14 LCD 接口及触摸屏接口 .....        | 37 |
| 3.2.15 4G 模块 .....               | 38 |
| 3.2.16 RTC 电路.....               | 40 |
| 3.2.17 其他设计说明 .....              | 40 |
| 3.2.17.1 关于底板 I2C 的使用.....       | 40 |



## 第一章 TQIMX6UL COREB 开发板介绍

### 1.1 TQIMX6UL COREB 开发板介绍

TQIMX6UL CoreB 开发板采用核心板+底板的形式，为广大客户朋友学习和应用 i.MX 6UltraLite 系列处理器提供极大的便利。朋友们可通过天嵌提供的套版熟悉 IMX6UL 平台，进而使用 TQIMX6UL CoreB 核心板进行产品开发。图 1.1 为开发套板的实物图，对于核心板和底板各自的功能特性，详参后面两个章节。

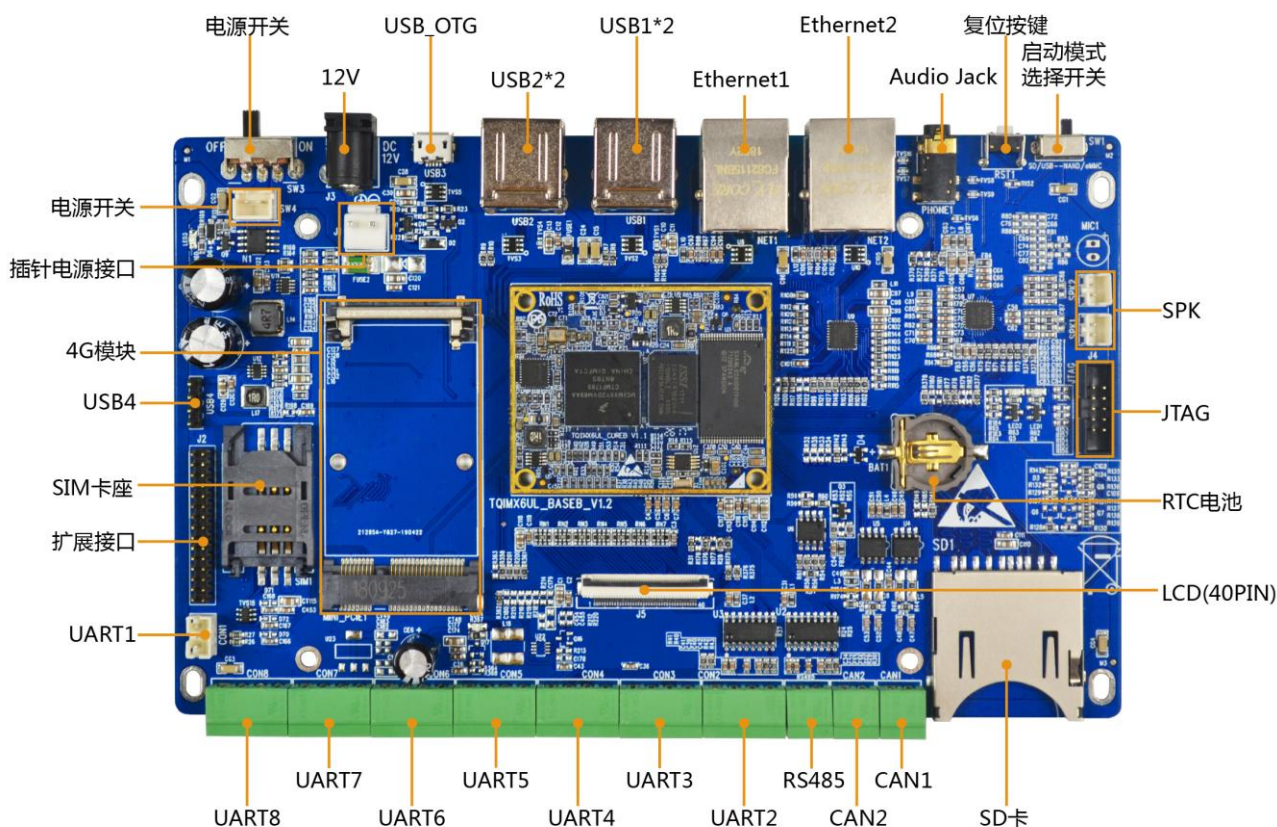


图 1.1 实物图



## 1.2 PCB 板尺寸图

底板的标注单位：毫米(mm)。底板边框尺寸：182.5\*112.4，板厚 1.6；底板固定螺丝孔尺寸：175\*95.7；底板和核心板固定螺丝孔尺寸：44\*34。

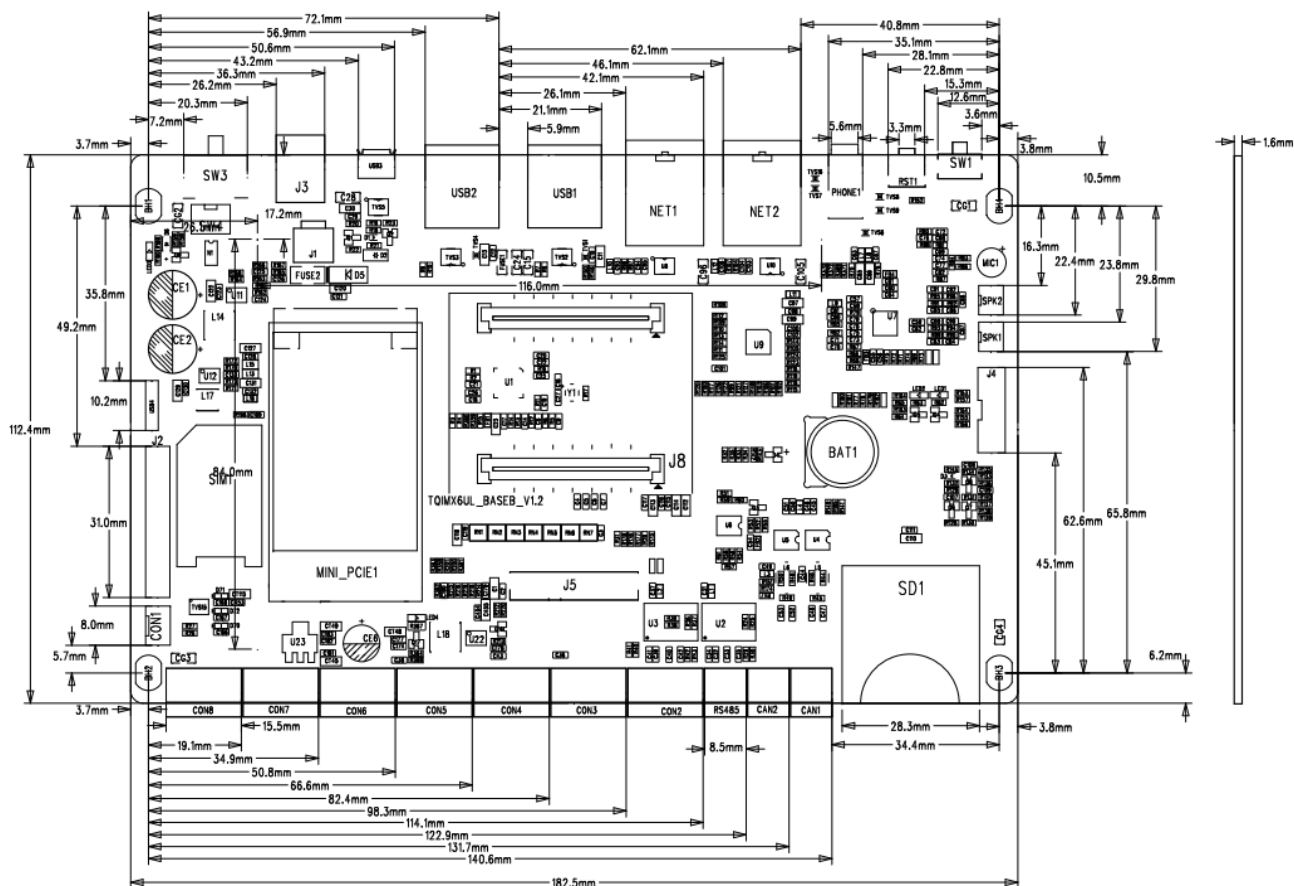


图 1.2.1 底板尺寸图





核心板的标注单位：毫米(mm)，核心板的边框尺寸：40\*50；核心板和底板固定螺丝孔尺寸：

44\*34。

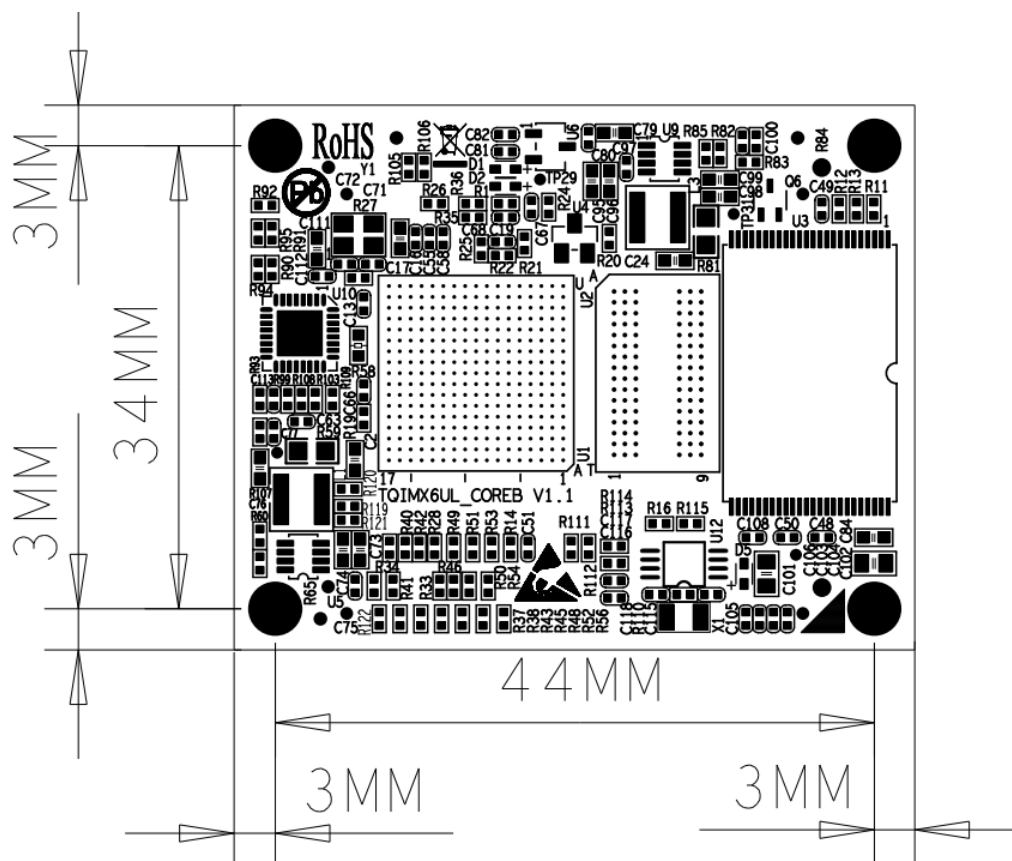


图 1.2.2 核心板尺寸图



## 第二章 TQIMX6UL\_COREB 核心板介绍

### 2.1 TQIMX6UL\_COREB 核心板介绍

天嵌科技 TQIMX6UL\_COREB 是一款基于 NXP i.MX 6UltraLite 处理器的核心板；i.MX 6UltraLite 具有单个 Arm®Cortex®-A7 内核，是一款高性能，超高效的处理器，扩展了 i.MX 6 系列处理器，工作速率可达 528/696 MHz。

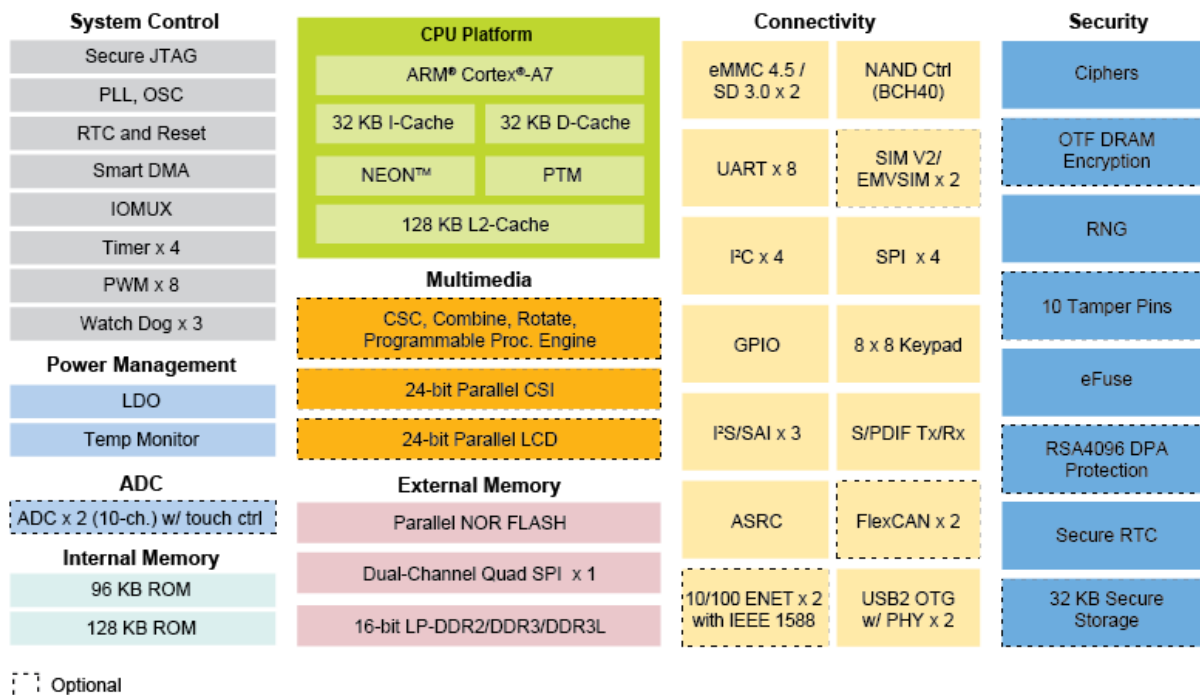


图 2.1.1 i.MX 6UltraLite 功能框图

核心板主要由 CPU、内存（DDR3）、FLASH（NAND or eMMC），网卡 PHY，RTC 及其它外围电路组成。核心板的接口资源极为丰富，其采用了 2 个 80pin 的 BTB 高速接口，引出了 i.MX 6UltraLite 芯片的绝大部分功能。PCB 采用 6 层板设计，沉金工艺，布局、布线充分考虑 EMC。

图 2.2.1 为核心板的实物图。

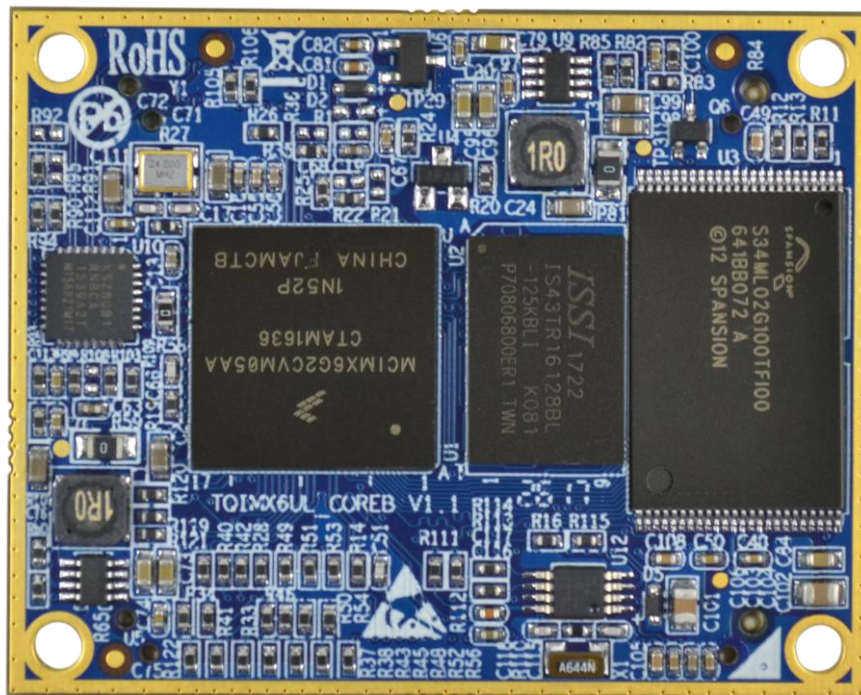


图 2.2.1 TQIMX6UL\_COREB 核心板实物图

## 2.2 TQIMX6UL\_COREB 配置

针对不同的客户群体和应用场景，我们提供商业级和工业级不同的配置选择，详参表 2-1。如有变动，请以官网为准，或请咨询客服。

| 应用级别 | CPU | CPU 型号          | 内存容量 | 存储容量       |
|------|-----|-----------------|------|------------|
| 工业级  | 6UL | MCIMX6G2CVM05AA | 256M | 256M NAND  |
| 商业级  | 6UL | MCIMX6G2DVM05AA | 512M | 4G/8G EMMC |

表 2-1 TQIMX6UL\_COREB 核心板配置表

## 2.3 TQIMX6UL\_COREB 核心板基本参数

TQIMX6UL\_COREB 核心板采用 5V 供电，应用其进行产品开发设计时，要保证供电的稳定性，根据特定需求在底板增加过压过流以及防反接等保护措施。供电不稳定或者过压，容易造成核心板工作不稳定或者 CPU 永久性损坏。

核心板电基本参数如表 2-2 所示：



|       |                                  |
|-------|----------------------------------|
| CPU   | NXP i.MX 6UltraLite Cortex-A7    |
| 主频    | 528MHz                           |
| 内存    | DDR3: 256MB/512MB                |
| Flash | 256MB/4G/8G                      |
| 核心板电源 | 输入电压：4.75~5.25V; 0.8W (5V/160mA) |
| 工作温度  | 商业级 0~70℃，工业级 -40~85℃            |

表 2-2 TQIMX6UL\_COREB 核心板基本参数

## 2.4 TQIMX6UL\_COREB 核心板引脚定义

TQIMX6UL\_CoreB 核心板的 160pin 信号网络如图 2.4.1 所示，引脚定义列表请参考表 2-3。

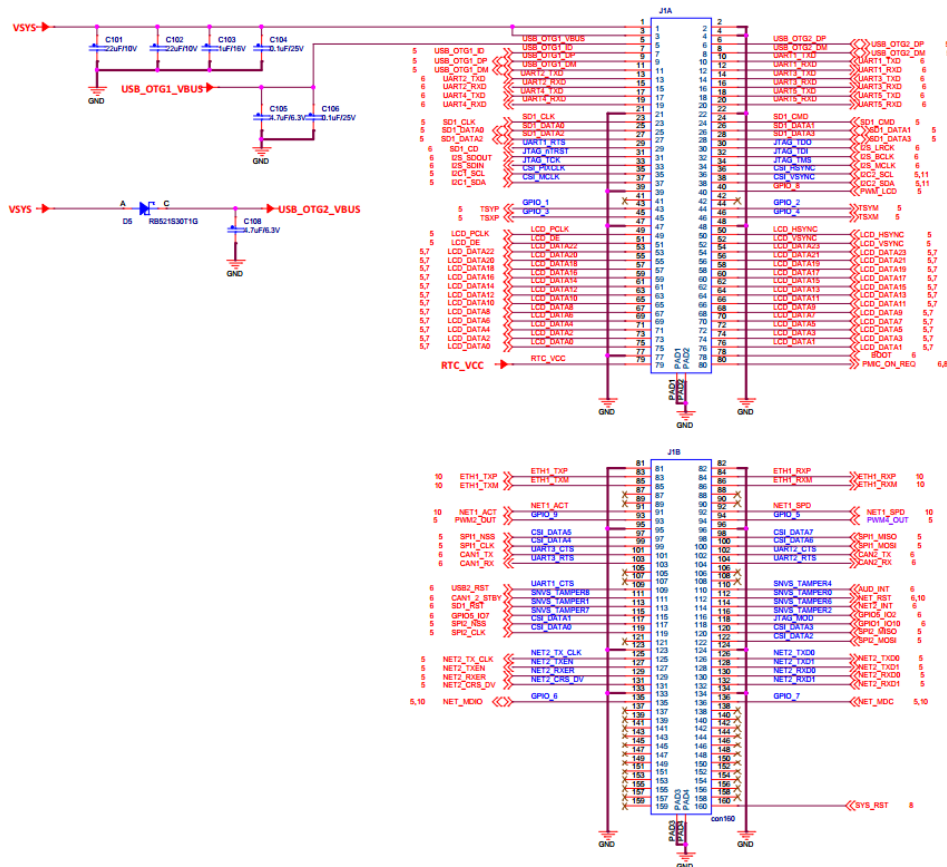


图 2.4.1 TQIMX6UL\_COREB 核心板接口电路图



| SIGNAL GROUP | Default Type | Pin name             | Pin NO. | Pin NO. | Pin name           | Default Type | SIGNAL GROUP |
|--------------|--------------|----------------------|---------|---------|--------------------|--------------|--------------|
| PWR_MGMT     | PWR          | VSYS                 | 1       | 2       | GND                | PWR          |              |
|              | PWR          | VSYS                 | 3       | 4       | GND                | PWR          |              |
| USB          | PWR          | USB_OTG1_VBUS        | 5       | 6       | USB_OTG2_DP        | I/O          | USB          |
| USB          | I            | USB_OTG1_ID          | 7       | 8       | USB_OTG2_DM        | I/O          | USB          |
| USB          | I/O          | USB_OTG1_DP          | 9       | 10      | UART1_TXD          | 0            | UART         |
| USB          | I/O          | USB_OTG1_DM          | 11      | 12      | UART1_RXD          | I            | UART         |
| UART         | 0            | UART2_TXD            | 13      | 14      | UART3_TXD          | 0            | UART         |
| UART         | I            | UART2_RXD            | 15      | 16      | UART3_RXD          | I            | UART         |
| UART         | 0            | UART4_TXD            | 17      | 18      | UART5_TXD          | 0            | UART         |
| UART         | I            | UART4_RXD            | 19      | 20      | UART5_RXD          | I            | UART         |
|              | PWR          | GND                  | 21      | 22      | GND                | PWR          |              |
| SDIO         | 0            | SD1_CLK              | 23      | 24      | SD1_CMD            | 0            | SDIO         |
| SDIO         | I/O          | SD1_DATA0            | 25      | 26      | SD1_DATA1          | I/O          | SDIO         |
| SDIO         | I/O          | SD1_DATA2            | 27      | 28      | SD1_DATA3          | I/O          | SDIO         |
| SDIO         | I/O          | SD1_CD/UART1_RTS     | 29      | 30      | I2S_LRCK/JTAG_TDO  | I/O          | I2S/JTAG     |
| I2S/JTAG     | 0            | I2S_SDOUT/JTAG_nTRST | 31      | 32      | I2S_BCLK/JTAG_TDI  | I/O          | I2S/JTAG     |
| I2S/JTAG     | I            | I2S_SDIN/JTAG_TCK    |         | 34      | I2S_MCLK/JTAG_TMS  | I/O          | I2S/JTAG     |
| I2C/UART     | I/O          | I2C1_SCL/CSI_PIXCLK  | 35      | 36      | I2C2_SCL/CSI_HSYNC | I/O          | I2C          |
| I2C/UART     | I/O          | I2C1_SDA/CSI_MCLK    | 37      | 38      | I2C2_SDA/CSI_VSYNC | I/O          | I2C          |
|              | PWR          | GND                  | 39      | 40      | PWM_LCD/GPIO_8     | 0            | LCD          |
|              | NC           | NC                   | 41      | 42      | NC                 | NC           |              |
| TSC          | I/O          | TSYP/GPIO_1          | 43      | 44      | TSYM/GPIO_2        | I/O          | TSC          |
|              | I/O          | TSXP/GPIO_3          | 45      | 46      | TSXM/GPIO_4        | I/O          |              |
|              | PWR          | GND                  | 47      | 48      | GND                | PWR          |              |
| LCD          | 0            | LCD_PCLK             | 49      | 50      | LCD_HSYNC          | 0            | LCD          |
| LCD          | 0            | LCD_DE               | 51      | 52      | LCD_VSYNC          | 0            | LCD          |
| LCD          | 0            | LCD_DATA22           | 53      | 54      | LCD_DATA23         | 0            | LCD          |
| LCD          | 0            | LCD_DATA20           | 55      | 56      | LCD_DATA21         | 0            | LCD          |
| LCD          | 0            | LCD_DATA18           | 57      | 58      | LCD_DATA19         | 0            | LCD          |
| LCD          | 0            | LCD_DATA16           | 59      | 60      | LCD_DATA17         | 0            | LCD          |
| LCD          | 0            | LCD_DATA14           | 61      | 62      | LCD_DATA15         | 0            | LCD          |
| LCD          | 0            | LCD_DATA12           | 63      | 64      | LCD_DATA13         | 0            | LCD          |
| LCD          | 0            | LCD_DATA10           | 65      | 66      | LCD_DATA11         | 0            | LCD          |
| LCD          | 0            | LCD_DATA8            | 67      | 68      | LCD_DATA9          | 0            | LCD          |
| LCD          | 0            | LCD_DATA6            | 69      | 70      | LCD_DATA7          | 0            | LCD          |
| LCD          | 0            | LCD_DATA4            | 71      | 72      | LCD_DATA5          | 0            | LCD          |
| LCD          | 0            | LCD_DATA2            | 73      | 74      | LCD_DATA3          | 0            | LCD          |
| LCD          | 0            | LCD_DATA0            | 75      | 76      | LCD_DATA1          | 0            | LCD          |
|              | PWR          | GND                  | 77      | 78      | BOOT               | I            | BOOT         |
| PWR_MGMT     | PWR          | RTC_VCC              | 79      | 80      | PMIC_ON_REQ        | 0            | PWR_MGMT     |



|              |     |                          |     |     |                        |     |              |
|--------------|-----|--------------------------|-----|-----|------------------------|-----|--------------|
|              | PWR | GND                      | 81  | 82  | GND                    | PWR |              |
| NET1         | I/O | ETH1_TXP                 | 83  | 84  | ETH1_RXP               | I/O | NET1         |
| NET2         | I/O | ETH1_TXM                 | 85  | 86  | ETH1_RXM               | I/O | NET2         |
|              | NC  | NC                       | 87  | 88  | NC                     | NC  |              |
|              | NC  | NC                       | 89  | 90  | NC                     | NC  |              |
| NET1         | 0   | NET1_ACT                 | 91  | 92  | NET1_SPD               | 0   | NET1         |
| PWM/ADC/GPIO | I/O | PWM2_OUT/GPIO_9          | 93  | 94  | PWM4_OUT/GPIO_5        | I/O | PWM/ADC/GPIO |
|              | PWR | GND                      | 95  | 96  | GND                    | PWR |              |
| SPI1         | 0   | SPI1_NSS/CSI_DATA5       | 97  | 98  | SPI1_MISO/CSI_DATA7    | I   | SPI1         |
| SPI1         | 0   | SPI1_CLK/CSI_DATA4       | 99  | 100 | SPI1_MOSI/CSI_DATA6    | 0   | SPI1         |
| CAN1         | 0   | CAN1_TX/UART3_CTS        | 101 | 102 | CAN2_TX                | 0   | CAN2         |
| CAN1         | I   | CAN1_RX/UART3_RTS        | 103 | 104 | CAN2_RX                | I   | CAN2         |
|              | NC  | NC                       | 105 | 106 | NC                     | NC  |              |
|              | NC  | NC                       | 107 | 108 | NC                     | NC  |              |
| USB/SDIO     | 0   | USB2_RST/UART1_CTS       | 109 | 110 | AUD_INT/SNVS_TAMPER4   | I   | AUDIO        |
| CAN          | 0   | CAN1_2_STBY/SNVS_TAMPER8 | 111 | 112 | NET_RST/SNVS_TAMPER0   | 0   | NET1/NET2    |
| GPIO         | I/O | SD1_RST/SNVS_TAMPER1     | 113 | 114 | NET2_INT/SNVS_TAMPER6  | I   | NET2         |
| GPIO         | I/O | GPIO5_I07/SNVS_TAMPER7   | 115 | 116 | GPIO5_I02/SNVS_TAMPER2 | I/O | GPIO         |
| SPI2/GPIO    | 0   | SPI2_NSS/CSI_DATA1       | 117 | 118 | GPIO1_I010/JTAG_MOD    | I/O | GPIO         |
| SPI2/GPIO    | 0   | SPI2_CLK/CSI_DATA0       | 119 | 120 | SPI2_MISO/CSI_DATA3    | I   | SPI2/GPIO    |
|              | NC  | NC                       | 121 | 122 | SPI2_MOSI/CSI_DATA2    | 0   | SPI2/GPIO    |
|              | GND | GND                      | 123 | 124 | GND                    | PWR |              |
| NET2         | 0   | NET2_TX_CLK              | 125 | 126 | NET2_TXD0              | 0   | NET2         |
| NET2         | 0   | NET2_TXEN                | 127 | 128 | NET2_TXD1              | 0   | NET2         |
| NET2         | I   | NET2_RXER                | 129 | 130 | NET2_RXD0              | I   | NET2         |
| NET2         | I   | NET2_CRS_DV              | 131 | 132 | NET2_RXD1              | I   | NET2         |
|              | PWR | GND                      | 133 | 134 | GND                    | PWR |              |
| NET1/NET2    | I/O | NET_MDIO/GPIO_6          | 135 | 136 | NET_MDC/GPIO_7         | 0   | NET1/NET2    |
|              | NC  | NC                       | 137 | 138 | NC                     | NC  |              |
|              | NC  | NC                       | 139 | 140 | NC                     | NC  |              |
|              | NC  | NC                       | 141 | 142 | NC                     | NC  |              |
|              | NC  | NC                       | 143 | 144 | NC                     | NC  |              |
|              | NC  | NC                       | 145 | 146 | NC                     | NC  |              |
|              | NC  | NC                       | 147 | 148 | NC                     | NC  |              |
|              | NC  | NC                       | 149 | 150 | NC                     | NC  |              |
|              | NC  | NC                       | 151 | 152 | NC                     | NC  |              |
|              | NC  | NC                       | 153 | 154 | NC                     | NC  |              |
|              | NC  | NC                       | 155 | 156 | NC                     | NC  |              |
|              | NC  | NC                       | 157 | 158 | NC                     | NC  |              |
|              | NC  | NC                       | 159 | 160 | NC                     | NC  |              |

表 2-3 TQIMX6UL\_COREB 核心板引脚定义





### 2.4.1 核心板供电接口

TQIMX6UL\_COREB 核心板两个电源接口，一个是系统供电的 5V 输入，另外一个是由于 RTC 的 3.3V。同时核心板还提供了一路控制信号，用于控制外部电源。

VSYS: 5V 电源输入，±5%;

GND: 核心板 GND，确保所有 GND 引脚都与底板有效连接。

PMIC\_ON\_REQ: 用于控制外部电源使能，可应用于低功耗模式。

RTC\_VCC: 系统备用电源接口，供系统低功耗应用或者实时时钟；一般使用纽扣电池提供。

### 2.4.2 启动模式选择

核心板内部已对 6UL 的启动做了初步处理，用户只需要对 BOOT 引脚进行配置即可；可供选择的模式有 NAND/eMMC 启动，SD/USB 启动。底板设计时可利用开关或者按键实现对启动方式的选择。

| BOOT | 启动方式      |
|------|-----------|
| 0    | Nand/eMMC |
| 1    | SD/USB    |

表 2-4 启动模式配置

### 2.4.2 UART 接口信号

TQIMX6UL\_COREB 核心板最多支持 8 个串口；其中，UART1 作为调试串口，不能被占用；UART6 和 I2C1 复用；UART7 和 UART8 与网口 2 复用；详参芯片手册。

UART1\_TXD: CPU UART 发送端，3.3V 电平；

UART1\_RXD: CPU UART 接收端，3.3V 电平；

UART2\_TXD: CPU UART 发送端，3.3V 电平；

UART2\_RXD: CPU UART 接收端，3.3V 电平；

UART3\_TXD: CPU UART 发送端，3.3V 电平；

UART3\_RXD: CPU UART 接收端，3.3V 电平；



UART4\_TXD: CPU UART 发送端, 3.3V 电平;  
UART4\_RXD: CPU UART 接收端, 3.3V 电平;  
UART5\_TXD: CPU UART 发送端, 3.3V 电平;  
UART5\_RXD: CPU UART 接收端, 3.3V 电平;  
I2C1\_SDA/CSI\_MCLK: CPU UART6 发送端, 3.3V 电平;  
I2C1\_SCL/CSI\_PIXCLK: CPU UART6 接收端, 3.3V 电平;  
NET2\_CRSDV: CPU UART7 发送端, 3.3V 电平;  
NET2\_TXD0: CPU UART7 接收端, 3.3V 电平;  
NET2\_TXD1: CPU UART8 发送端, 3.3V 电平;  
NET2\_TXEN: CPU UART8 接收端, 3.3V 电平;

### 2.4.3 USB 接口信号

IMX6UL 提供 2 个 USB\_OTG 接口; TQIMX6UL\_COREB 核心板默认将 OTG1 用作 Host/Device 模式可配置; OTG2 用作 Host 模式, 由核心板系统电源供电; 主要引出信号如下:

USB\_OTG1\_VBUS: USB\_OTG1 电源脚, 可视需要进行内部或者外部供电, 不能悬空。

USB\_OTG1\_ID: USB\_OTG1 主从模式配置脚。

USB\_OTG1\_DP/USB\_OTG1\_DM: USB\_OTG1 差分信号脚。

USB\_OTG2\_DP/USB\_OTG2\_DM: USB\_OTG2 差分信号脚。

基于核心板进行底板设计时可根据需要在接口端增加输出过流保护, 预留共模电感和 ESD 器件等, 进行 90Ω 差分走线, 以满足 EMC/ESD 的相关要求。

### 2.4.4 SDIO 接口信号

IMX6UL 有两路 uSDHC 接口, 一路用于 TQIMX6UL\_COREB 核心板内部存储, 另外一路以 4 位 SDIO 的形式引出, 可应用于外部 SD/TF 卡。此部分走线不能太长, 可视实际情况增加串接电阻以及上拉电阻, ESD 防护等。

SD1\_DATA[0-3]:SDIO 数据脚。

SD1\_CLK:SDIO 时钟信号, 高速模式最高 50MHz。





SD1\_CMD:SDIO 命令/响应信号。

SD1\_CD/UART1\_RTS:插入检测信号，用于检测卡插拔。

USB2\_RST/UART1\_CTS：写保护信号可使用此引脚或参考底板使用其他 GPIO 实现。不需要 WP 功能时可用作 GPIO。

## 2.4.5 I2S 音频接口信号

IMX6UL 最多支持三路 SAI 接口，TQIMX6UL\_COREB 核心板预留了一组 I2S 信号用于音频应用，但此组信号与 JTAG 复用，剩余的 SAI 接口信号与其他模块复用。

I2S\_LRCK/JTAG\_TDO：帧时钟信号；

I2S\_BCLK/JTAG\_TDI：位时钟信号；

I2S\_MCLK/JTAG\_TMS：主时钟信号；

I2S\_SDOUT/JTAG\_nTRST：数据输出信号；

I2S\_SDIN/JTAG\_TCK：数据输入信号。

## 2.4.6 I2C 接口信号

IMX6UL 最高支持 4 路 I2C 接口，但 TQIMX6UL\_COREB 核心板可用的原生 I2C 共有两路：I2C1 和 I2C2，另外两路与其他功能模块复用。需要注意的是，I2C2 在核心板上已预留用于 RTC 芯片，I2C1 与 UART6 复用。如果多个设备复用同一路 I2C，建议在各个设备都预留串接电阻，提高抗干扰能力，避免各个设备间相互干扰影响正常通信；同时在使用时需要增加上拉电阻，提高驱动能力。实例可参考第三章 3.2.17.1 关于 I2C 的使用。

I2C1\_SCL/CSI\_PIXCLK：I2C1 时钟信号；

I2C1\_SDA/CSI\_MCLK：I2C1 数据信号；

I2C2\_SCL/CSI\_HSYNC：I2C2 时钟信号；

I2C2\_SDA/CSI\_VSYNC：I2C2 数据信号；



## 2.4.7 CAN 接口信号

IMX6UL 共有两路 CAN 接口信号，核心板都已经引出；增加收发器后，便可应用于 CAN 总线。

CAN1\_TX/UART3\_CTS: CAN1 发送端；

CAN1\_RX/UART3\_RTS: CAN1 接收端；

CAN2\_TX: CAN2 发送端；

CAN2\_RX: CAN2 接收端；

## 2.4.8 SPI 接口信号

IMX6UL 最高支持 4 路 SPI 接口，TQIMX6UL\_COREB 核心板一共外引了两路，另外两路与其他模块复用。两路 SPI 信号均可配置为 GPIO 使用。

SPI1\_NSS/CSI\_DATA5: SPI1 片选信号；

SPI1\_CLK/CSI\_DATA4: SPI1 串行时钟信号；

SPI1\_MISO/CSI\_DATA7: SPI1 主收从发信号；

SPI1\_MOSI/CSI\_DATA6: SPI1 主发从收信号；

SPI2\_NSS/CSI\_DATA1: SPI2 片选信号；

SPI2\_CLK/CSI\_DATA0: SPI2 串行时钟信号；

SPI2\_MISO/CSI\_DATA3: SPI2 主收从发信号；

SPI2\_MOSI/CSI\_DATA2: SPI2 主发从收信号；

## 2.4.9 RGB LCD 接口信号

TQIMX6UL\_COREB 核心板提供了一个 24 位 RGB 接口，支持分辨率最高可到 1366x768。

为了提高数据线的抗干扰能力，外接显示屏时，建议在数据信号和控制信号预留串接 22~33 欧电阻；同时 PCLK 时钟信号预留 100pF 电容。

LCD\_DATA[0-23]: RGB 显示数据信号；

LCD\_PCLK: 像素时钟信号；



LCD\_DE：数据使能信号；

LCD\_HSYNC：行同步信号；

LCD\_VSYNC：场同步信号；

PWM\_LCD/GPIO\_8：背光 PWM 控制信号，3.3V 电平。

## 2.4.10 电阻屏接口信号

TQIMX6UL\_COREB 核心板提供了一个四线电阻屏接口，在实际应用中，需要在各个引脚添加滤波电容，PCB 布局时电容需尽量靠近核心板 PIN 端摆放，布线不宜过长。不使用此接口时，各个引脚均可配置成 ADC 或者 GPIO。

TSYP/GPIO\_1：Y+

TSYM/GPIO\_2：Y-

TSXP/GPIO\_3：X+

TSXM/GPIO\_4：X-

## 2.4.11 以太网接口信号

IMX6UL 共有两路 RMII 10M/100M 以太网接口；TQIMX6UL\_COREB 核心板上集成了一路网卡 KSZ8081RNB，设计底板时，输出信号上请预留 ESD 防护器件，通过网络变压器后可直接应用于 RJ45 接口或者使用内置网络变压器的 RJ45 接口即可；另外一路与 UART7 和 UART8 复用，需要增加以太网 PHY 后方能使用。

公共控制信号如下：

NET\_MDIO/GPIO\_6：配置接口 IO；

NET\_MDC/GPIO\_7：配置接口时钟；

NET1 百兆 Ethernet 接口信号如下：

ETH1\_TXP/ ETH1\_TXM：网络发送差分信号；

ETH1\_RXP/ ETH1\_RXN：网络接收差分信号；

NET1\_ACT：网口 LED 状态指示灯，通过限流电阻接 G-；



NET1\_SPD：网口 LED 速率指示灯，通过限流电阻接 Y-；

NET2\_RMII 接口信号如下：

NET2\_TX\_CLK：参考时钟信号；

NET2\_TXEN：数据发送使能信号；

NET2\_TXD[0-1]：发送数据信号；

NET2\_RXER：数据接收错误指示信号；

NET2\_CRS\_DV：载波监听/接收数据使能复合信号；

NET2\_RXD[0-1]：接收数据信号；

## 2.4.12 其他信号

除了上述的各种接口信号，TQIMX6UL\_COREB 核心板上还引出了部分 ADC、PWM、GPIO 等信号。IMX6UL 最多支持 10 通道 12 位 ADC，最多 8 通道 16 位 PWM；其中大部分均与其它模块复用，使用多路时时需要注意是否会造成冲突，下面列出直接可用的常用信号模式，更多模式配置请参考芯片使用手册。

PWM2\_OUT/GPIO\_9：PWM2 或 ADC9 或 GPIO；

PWM4\_OUT/GPIO\_5：PWM4 或 ADC5 或 GPIO；

USB2\_RST/UART1\_CTS：SD1\_WP 或 GPIO；

AUD\_INT/SNVS\_TAMPER4：GPIO；

SD1\_RST/SNVS\_TAMPER1：GPIO；

GPIO5\_I07/SNVS\_TAMPER7：GPIO；

GPIO5\_I02/SNVS\_TAMPER2：GPIO；

GPIO1\_I010/JTAG\_MOD：GPIO；



## 第三章 TQIMX6UL\_BASEB 底板功能说明

### 3.1 TQIMX6UL\_BASEB 底板功能接口概览

|          |                                                                                         |
|----------|-----------------------------------------------------------------------------------------|
| 底板尺寸     | 182.5*112.4mm                                                                           |
| 底板层数     | 四层                                                                                      |
| 电源输入     | 12V/1A                                                                                  |
| USB OTG  | 1 路                                                                                     |
| USB Host | 4 路(2 个双层 USB 接口, USB1B 与扩展接口以及 4G 模块复用 USBDN2; USB2B 与 4PIN 排针复用 USBDN4, 可通过电阻选择;      |
| Audio    | 1 路四段式耳机输出 (OMTP 和 CTIA 可电阻切换), 2 路 8Ω 1W SPK 输出                                        |
| Ethernet | 2 路百兆网口 (网口 2 与 UART7、UART8 复用, 可通过电阻选择, 默认使用网口 2)                                      |
| UART     | 最多支持 8 路 (UART2 与 RS485 复用, 可通过电阻选择, 默认使用 RS485; UART7、UART8 与网口 2 复用, 可通过电阻选择默认使用网口 2) |
| RS485    | 1 路 (与 UART2 复用)                                                                        |
| CAN      | 2 路                                                                                     |
| RTC 功能   | 支持, CR1220 电池座                                                                          |
| SD 卡座    | 1 路                                                                                     |
| JTAG     | 标准 10PIN 简牛座 (2*5, 2.0 间距)                                                              |
| RST 复位   | 1 路复位按键                                                                                 |
| LCD 类型选择 | 24bit RGB, 底板支持电容屏/电阻屏自动识别                                                              |
| 4G 模块    | Mini-PCIE 接口 (USB 通讯)                                                                   |
| 扩展口      | 扩展口引出部分 2 路 USB、1 路 I2C、1 路 UART、2 路 PWM、2 路 SPI 引脚; IO 最多可配 19 个;                      |
| ADC      | 核心板最多支持 10 路 (GPIO_0 ~ GPIO_9); 底板默认 3 路配置成 PWM、4 路用于电阻屏触摸、3 路应用于网口和 USB                |
| LED      | LED*2                                                                                   |

表 3-1 底板功能概览列表



## 3.2 底板功能及其外设介绍

### 3.2.1 启动模式选择

TQIMX6UL\_COREB 对启动选择模式做了优化，将复杂的启动选择优化成简单的拨动开关选择。如下图 3.2.1 所示；



图 3.2.1 启动模式选择开关

优化后的启动选择模式有以下 2 种, 根据启动模式的优先级, 选择启动类型: 如表 3-2

| 优先级<br>启动模式 | 1         | 2   | 3   |
|-------------|-----------|-----|-----|
| FLASH       | Nand/eMMC | SD  | USB |
| SD/USB      | SD        | USB |     |

表 3-2 启动模式和顺序

### 3.2.2 调试串口

UART1 为调试串口, 经 U2 转换输出 RS232 电平到 3PIN 2.0MM 间距座子 CON1. 实物为图上红色矩形标注, 接口定义从上到下分别是 RXD, TXD, GND。



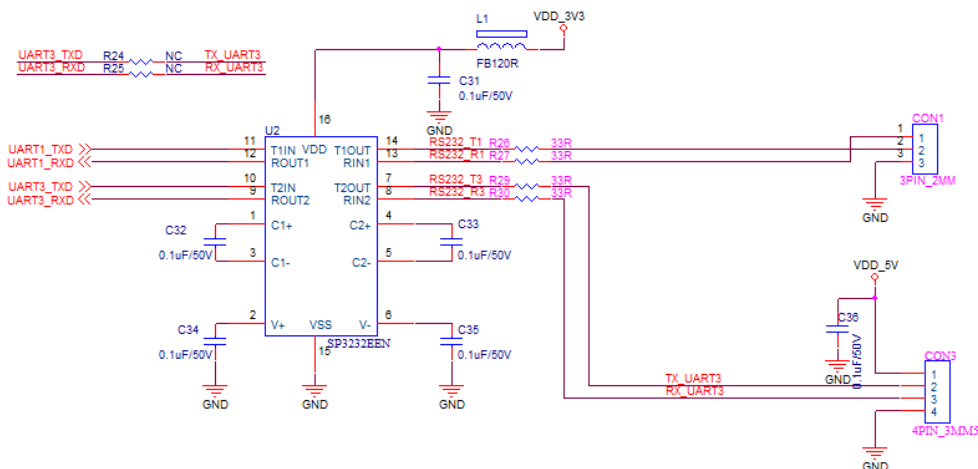


图 3.2.2.1 调试串口原理图

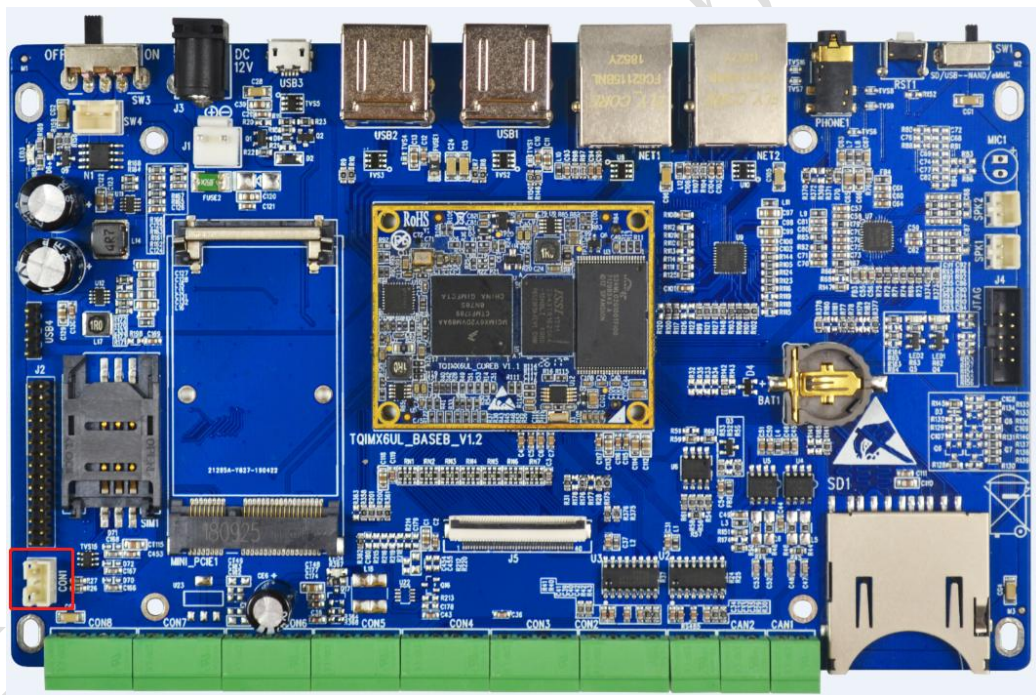


图 3.2.2.2 调试串口实物图

### 3.2.3 主电源接口及开关

开发板的标配电源是 **12V/1A 的适配器**；前端使用 15V 瞬态管和 2.6A 可恢复保险丝对电源进行过压过流保护，后端由三极管和功率 MOS 组成过压关断保护电路，超过 15V 将自动关断；为确保开发板正常使用，请使用开发板配套电源。图 3.2.3.2 中①为 SW4 跳线选择，接上跳线帽可以免去拨动开关，上电





直接开机；②为 J1 的 12V 电源输出，可用于外设供电，注意外设电流需求及电源方向，避免适配器过流/短路保护。

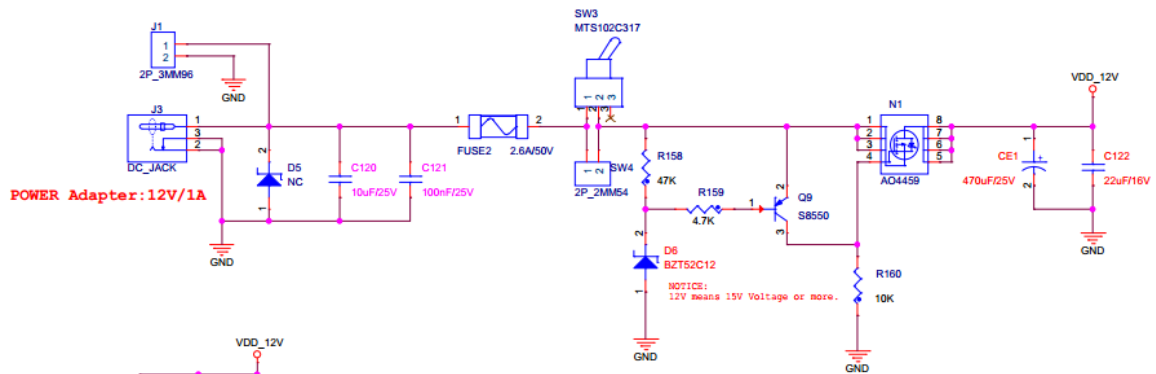


图 3.2.3.1 电源接口及开关原理图

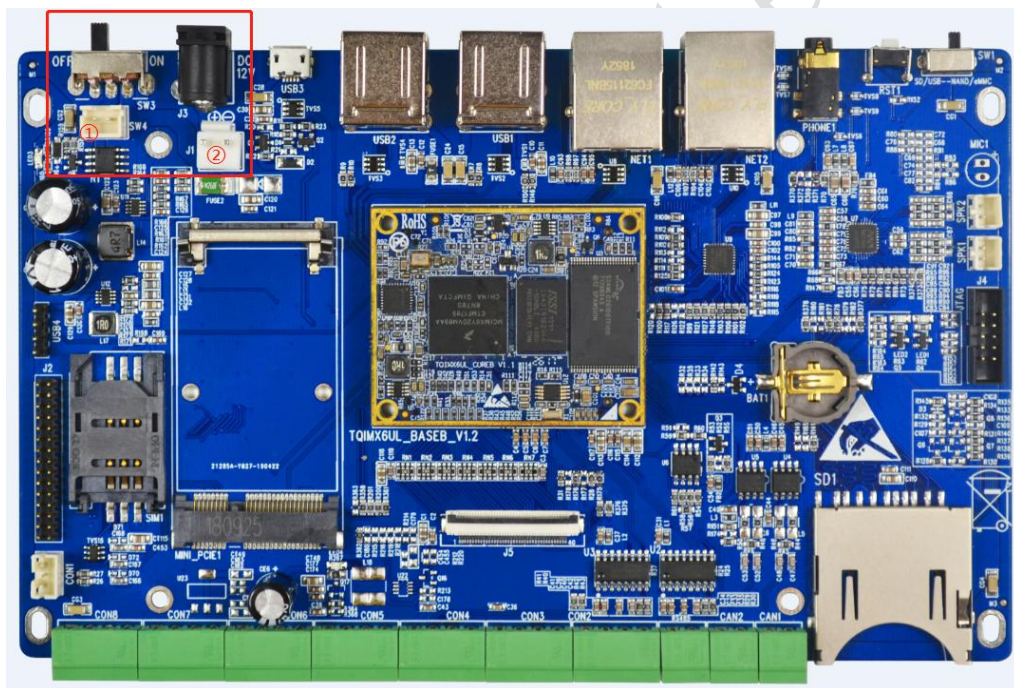


图 3.2.3.2 电源接口与开关实物图

## 3.2.4 串行接口

### 3.2.4.1 UART2

UART2 和 RS485 复用，板子默认做 RS485 使用。若需使用 UART2，则请把 R53、R59 电阻去掉，R51、R52 焊上 33R 的电阻；UART2 为 TTL 电平输出。

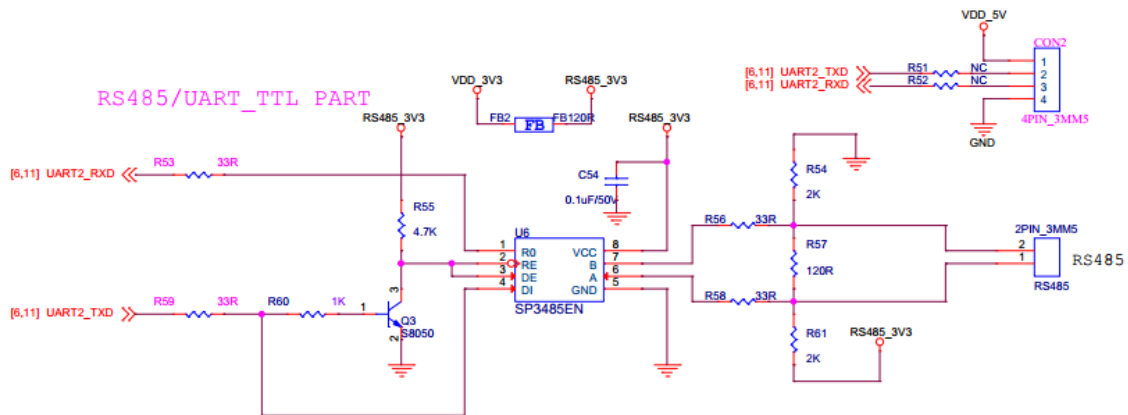


图 3.2.4.1 RS485 原理图

### 3.2.4.2 UART3

UART3 没有复用，输出 RS232、TTL 电平可选。默认为 RS232 输出，若想改成 TTL 电平输出，则请把 R29、R30 电阻去掉，R24、R25 焊上 33R 电阻。

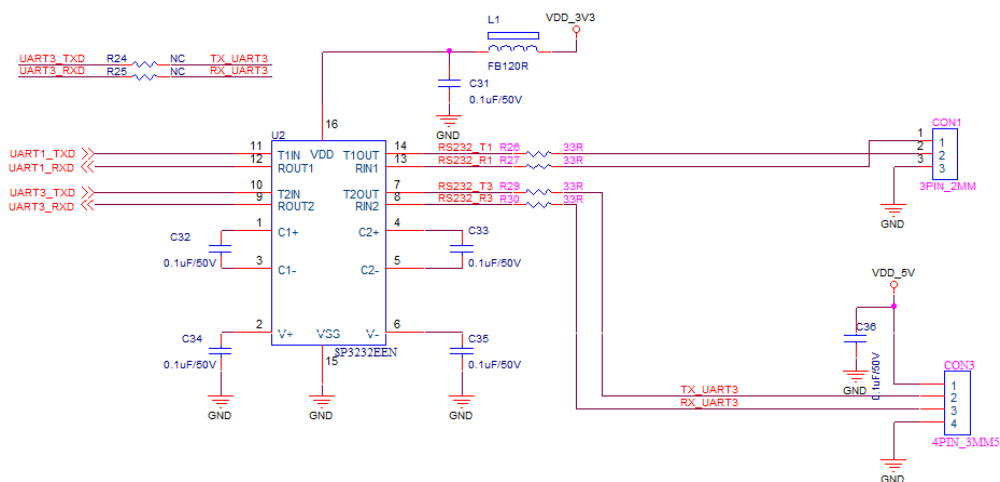


图 3.2.4.2 UART3 原理图

### 3.2.4.3 UART4 和 UART5

UART4, UART5 没有复用，输出 TTL、RS232 电平可选。默认为 RS232 输出，若想改成 TTL 输出，则请把 U3 去掉，将 R36, R37, R38, R39 焊上 0R。

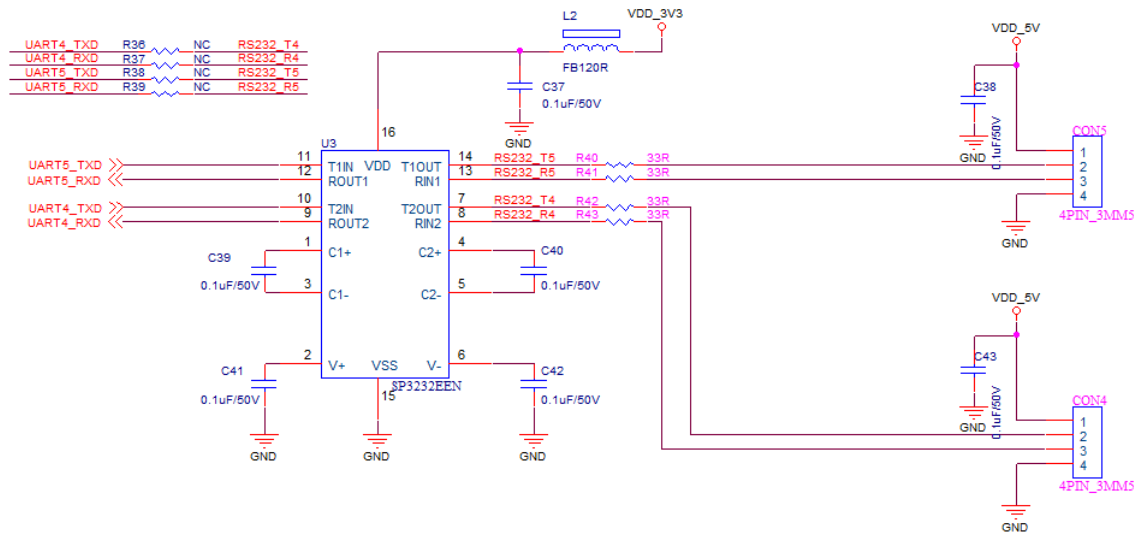


图 3.2.4.3 UART4、UART5 原理图

### 3.2.4.4 UART6

底板上 UART6 和 I2C1 复用；I2C1 预留声卡，默认 NC；UART6 为 TTL 电平，默认可用。

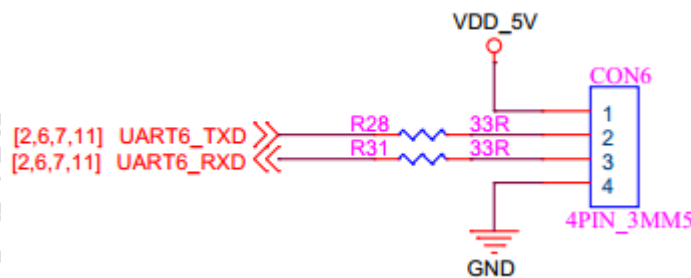
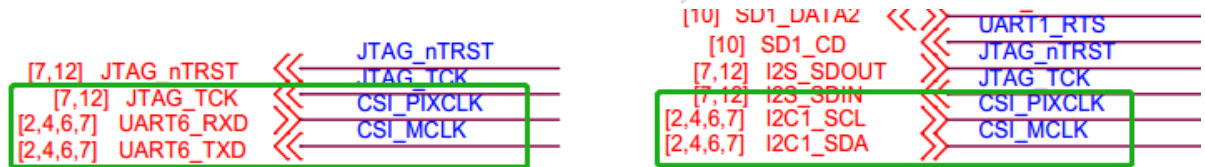


图 3.2.4.4 UART6 和 I2C1 复用原理图

### 3.2.4.5 UART7 和 UART8

UART7、UART8 和网口 2 复用，默认用于网口 2；若需要用作 UART7、UART8，需要将 R100、R101、R102、R106 的电阻移焊在 R32、R33、R34 和 R35 位置上；UART7、UART8 是 TTL 电平。

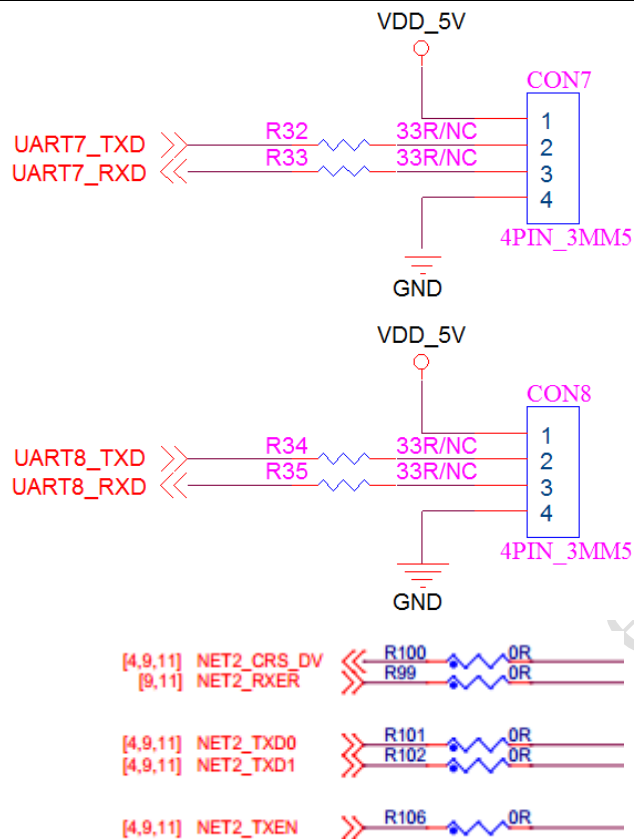


图 3.2.4.5 UART7、UART8 原理图

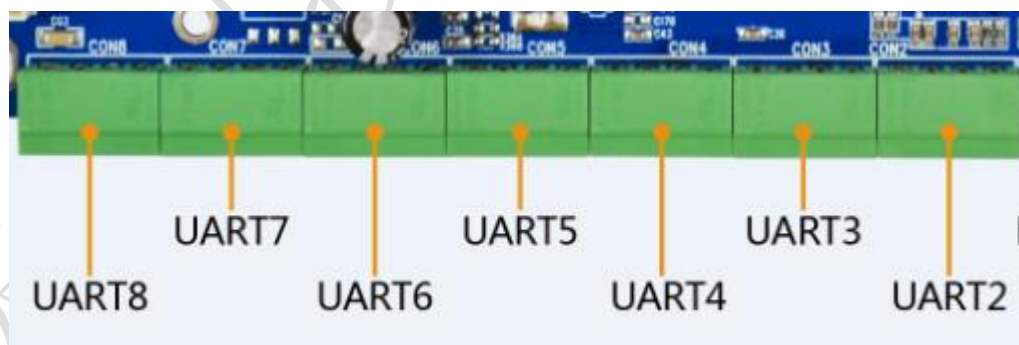


图 3.2.4.6 串口接口实物图

### 3.2.5 100M 网络接口

100M 双网口输出，其中网口 1 单独使用，网口 2 和 UART7、UART8 复用，板子默认使用网口 2。电



路设计上采用防高压防静电设计，充分考虑 EMC 以及防雷击，使数据传输更稳定更可靠。变压器集成于网口内，插上网线配置正确即可以上网。

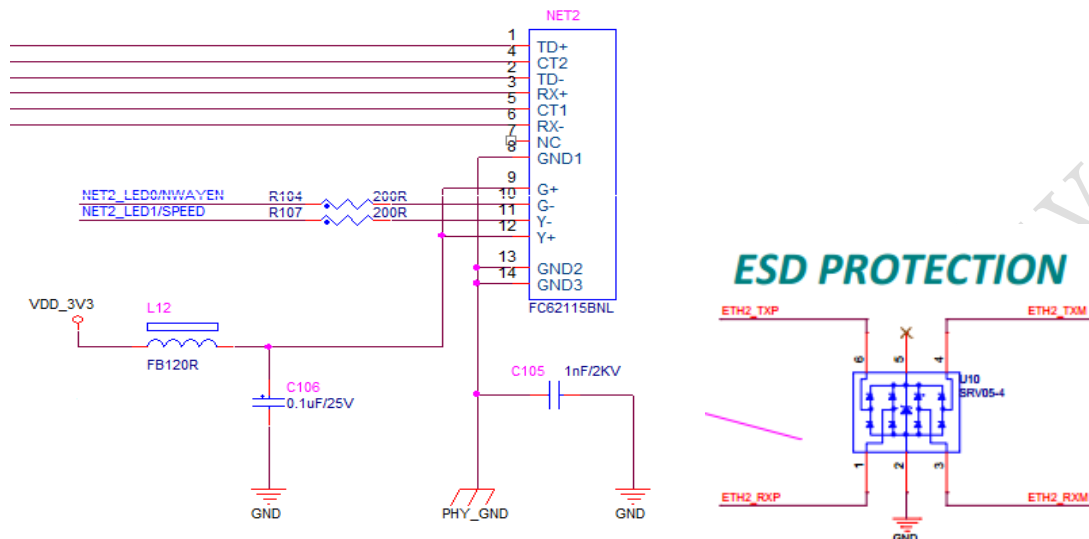


图 3.2.5.1 网口接口电路原理图

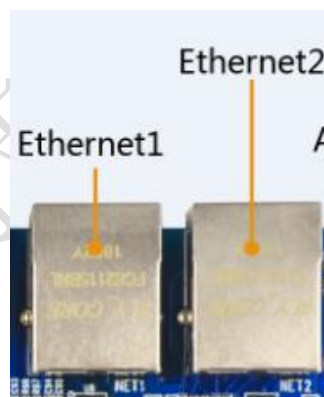


图. 3.2.5.2 网口接口实物图

### 3.2.6 USB HOST 接口

底板提供 4 路通过 USB\_HUB 扩展的 USB HOST 接口；支持高速、全速的 USB 设备，可外接 USB-WIFI 模块、USB-3G 模块、蓝牙模块、USB 鼠标键盘、U 盘等设备。其中，USB1B 与扩展接口以及 4G 模块复用 USBDN2，默认接通 4G 模块和 USB1B；USB2B 与 4PIN 排针复用 USBDN4，默认接 USB2B；可通过电阻 R1~R4, R7~R10, R359~R360 重新进行配置。



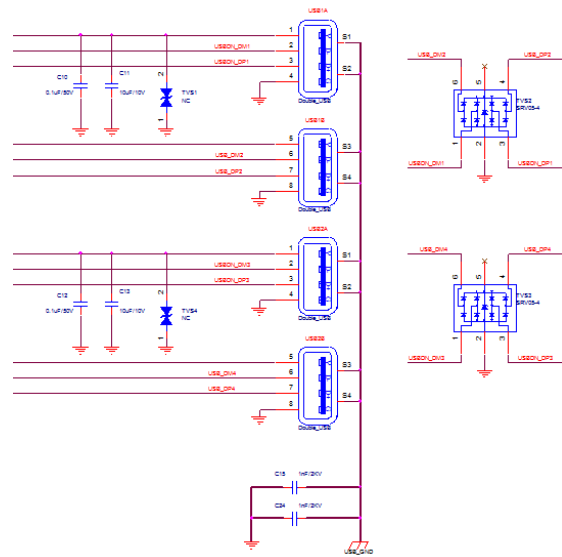


图 3.2.6.1 USB Host 接口原理图

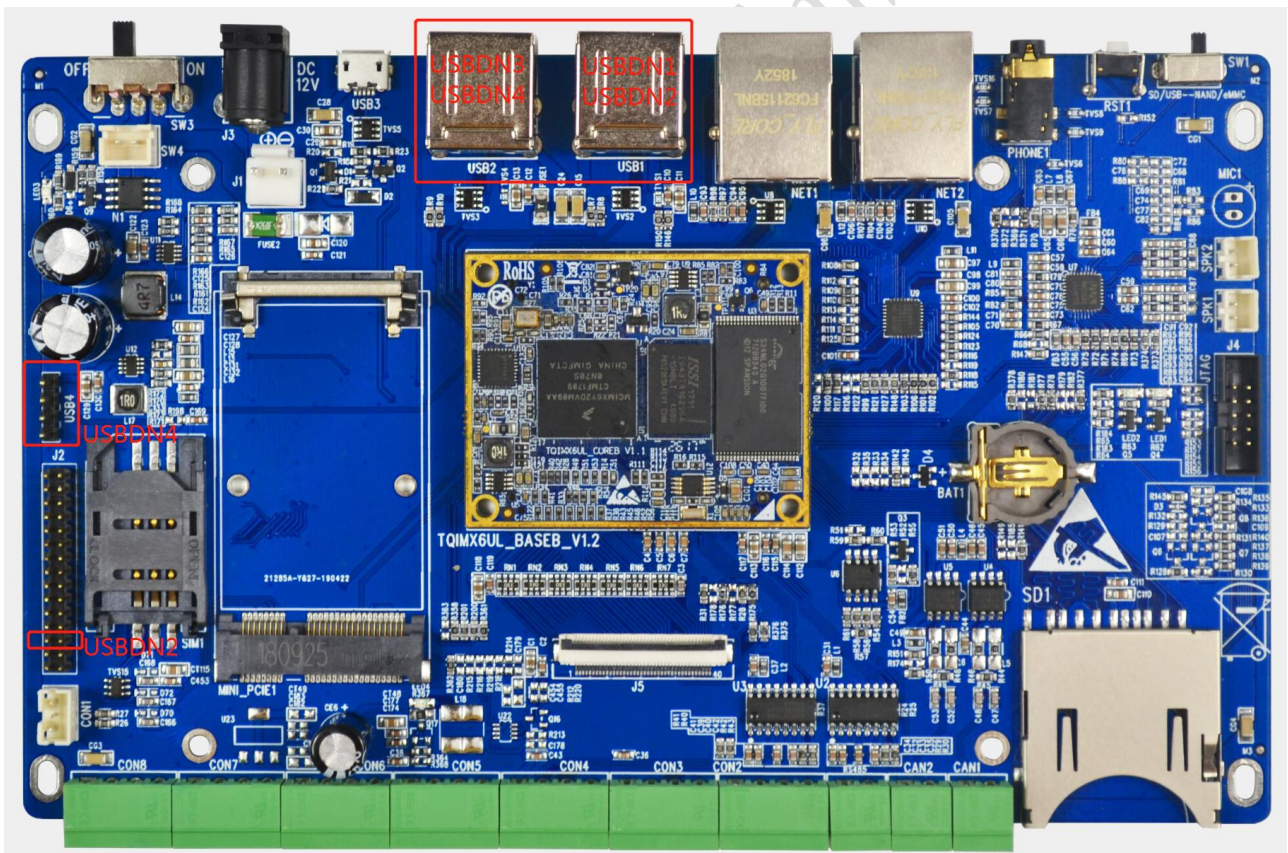


图 3.2.6.2 USB Host 接口实物图



### 3.2.7 USB\_OTG 接口

底板上的 USB\_OTG1 通道用作 Micro\_USB 接口，可结合开发板套件中的 USB 下载线进行下载烧录。接上下载线后，拨动启动模式开关，选择 SD/USB 模式，烧写镜像。

底板上 OTG1 的 ID 脚 USB\_OTG1\_ID 默认上拉，即默认作为从机；如果需要将 OTG1 用作主机模式，ID 脚需要拉低到地，同时修改软件参数配置；核心板上 PIN5 的 USB\_OTG1\_VBUS 网络作为 OTG1 的电源端，不管是主机还是从机模式，即内部供电或外部供电状态，都需要能保证稳定的 5V，不能悬空。

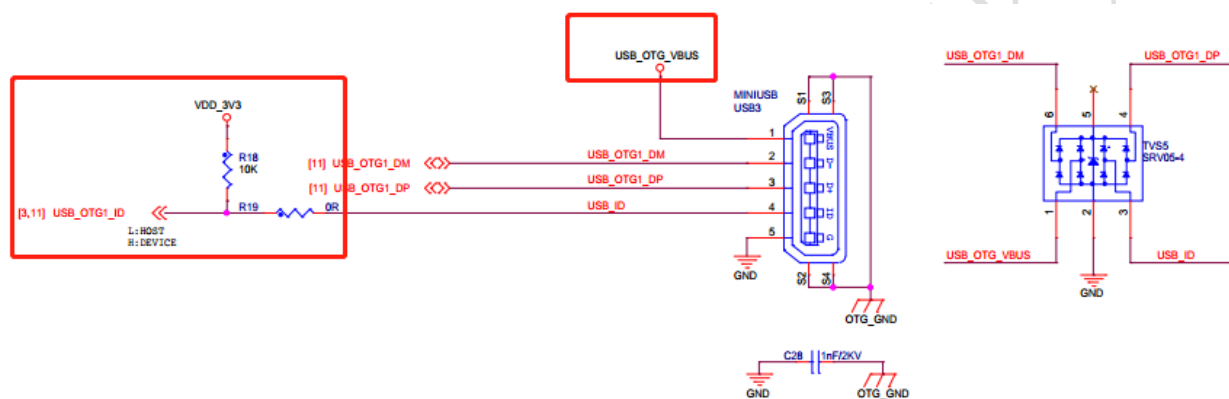


图 3.2.7.1 USB\_OTG 接口原理图

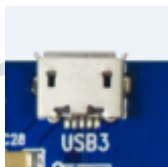


图 3.2.7.2 USB\_OTG 接口实物图

### 3.2.8 音频接口

音频接口使用工业级声卡芯片 WM8960；可通过电阻 R369-R372 配置 CTIA 和 OMTP 两种四段式耳机接口，支持耳机插入检测功能，两路 SPK 输出。

声卡部分预留了 I2C1 和 I2C2 两路 I2C、以及 IO 模拟 I2C 进行控制，默认与电容屏复用 I2C2；如需要重新分配 I2C 资源，可以通过电阻进行重新配置，具体参考底板原理图。



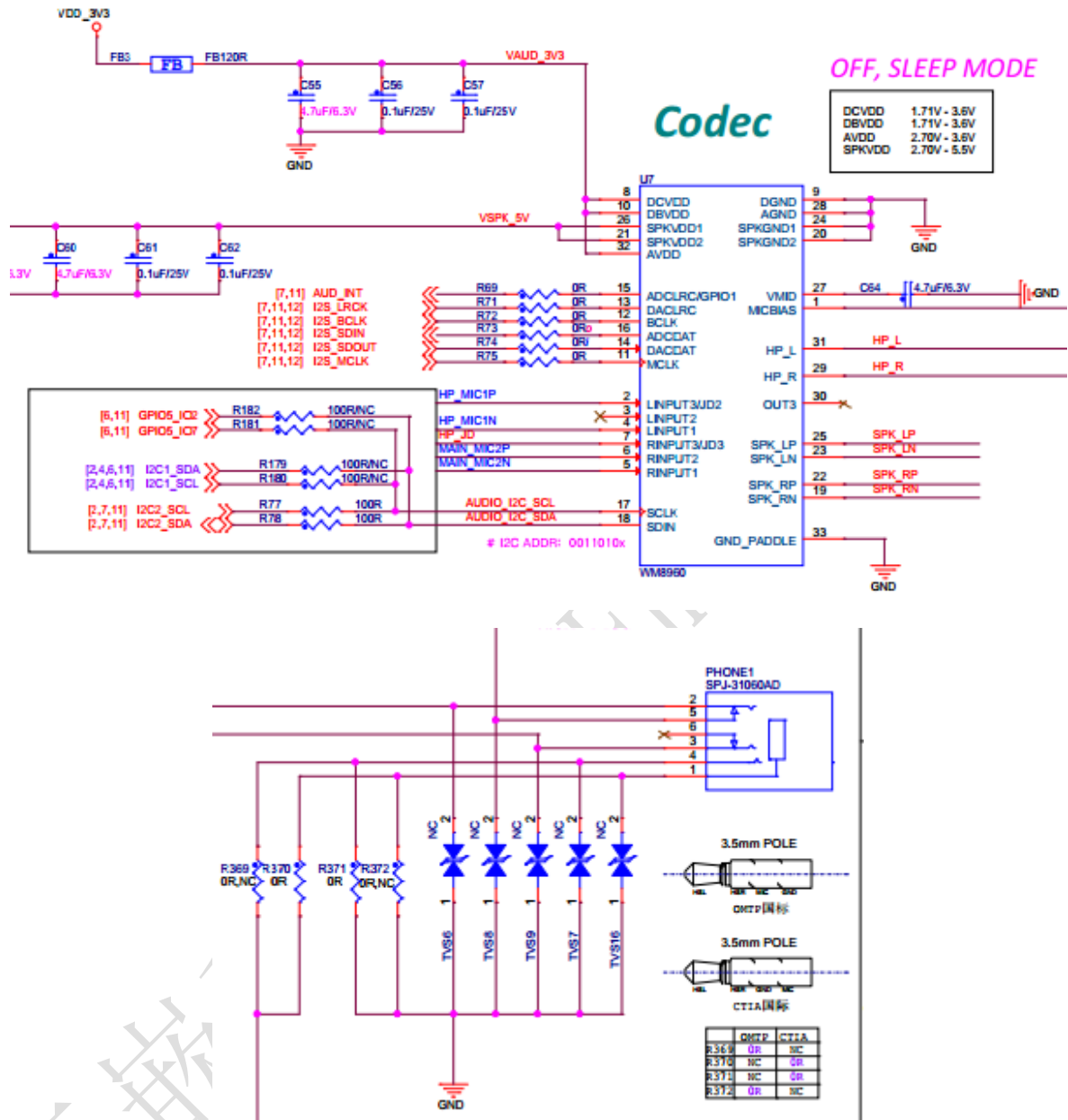


图 3.2.8.1 音频电路原理图

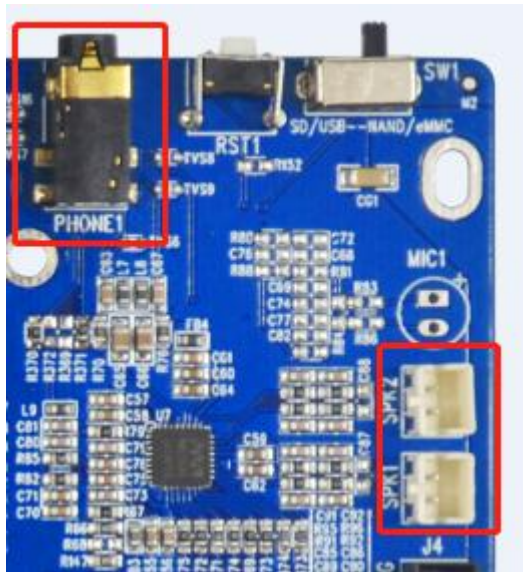


图 3.2.8.2 音频接口实物图

### 3.2.9 SD 卡电路

自弹式 SD 卡座接口，设置启动模式为 SD 卡启动模式时，通过 SD 卡可以方便的实现一卡全自动烧写，方便快捷。

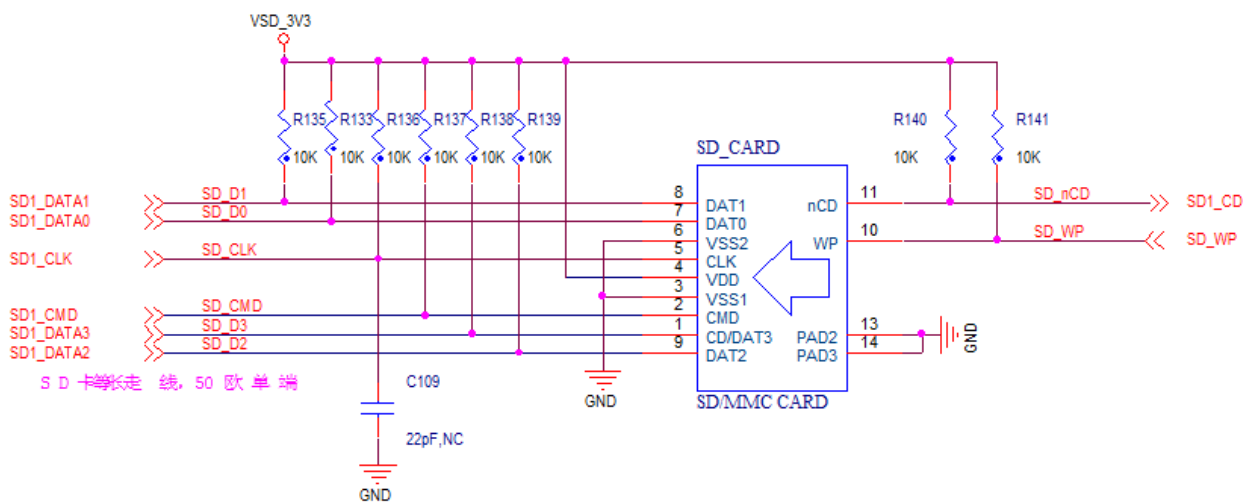


图 3.2.9.1 SD 卡电路原理图

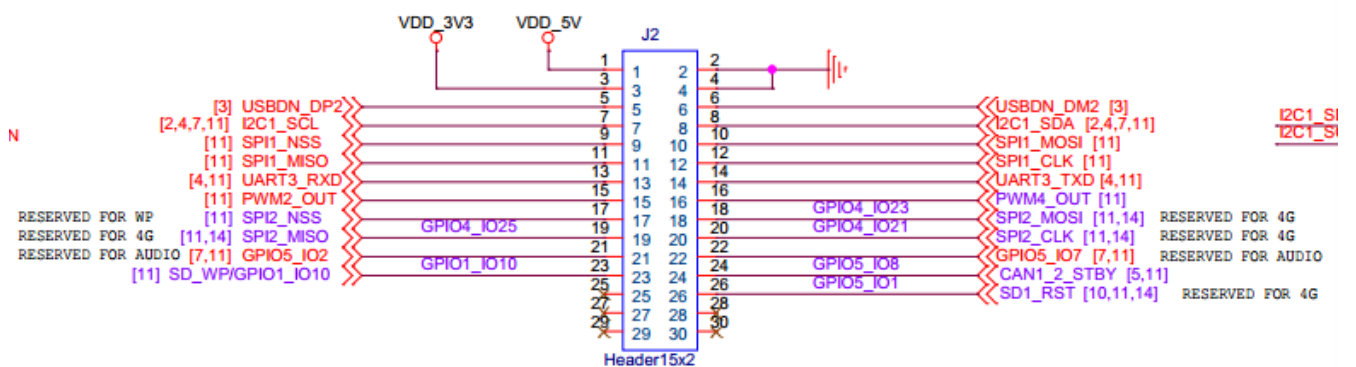


图 3.2.9.2 SD 卡卡座实物图

## 3.2.10 扩展接口

扩展接口包括 5V、3.3V、GND、USB、I2C、SPI、UART、PWM、GPIO、用户 LED 等信号。默认使用 GPIO1\_IO10 和 GPIO5\_IO8 作为用户 LED 的控制信号，其余可根据需求配置为专用接口或者 IO。

### USB/UART/SPI/I2C/PWM/GPIO



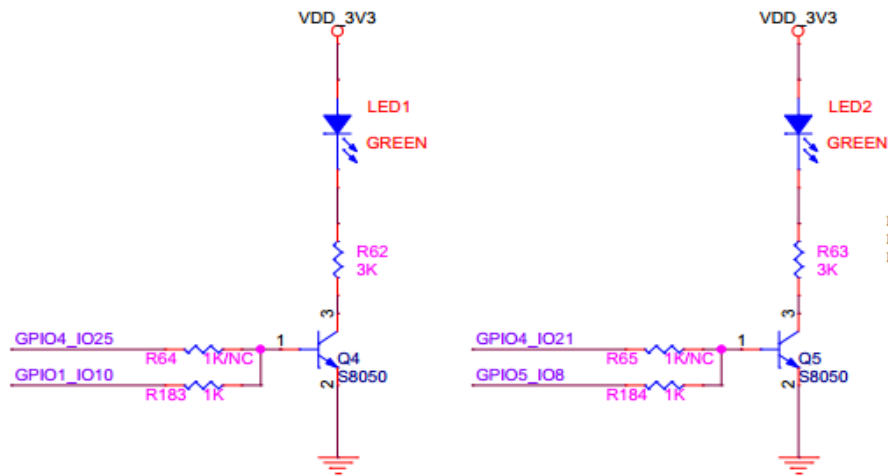


图 3.2.10.1 扩展接口和 LED 灯原理图

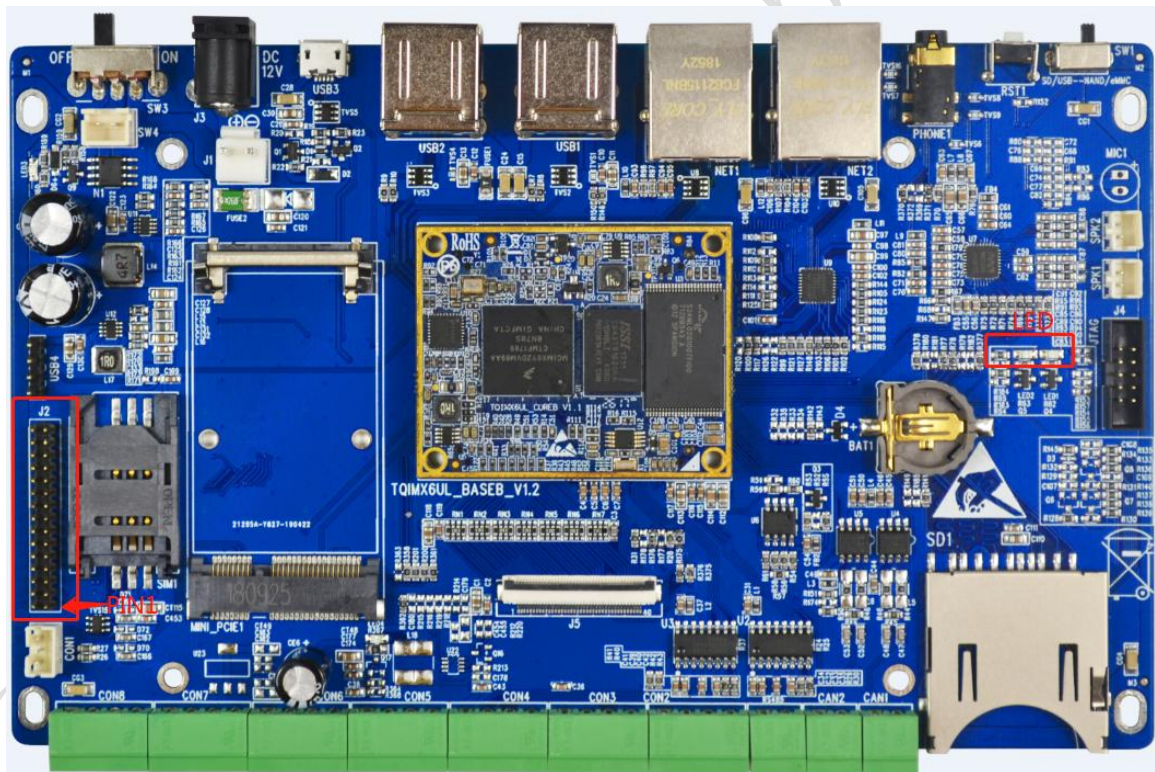


图 3.2.10.2 扩展接口实物图

### 3.2.11 CAN 接口

TQIMX6UL\_COREB 底板集成两路 CAN 接口，默认不控 STB，如需控制可调整跳接电阻。

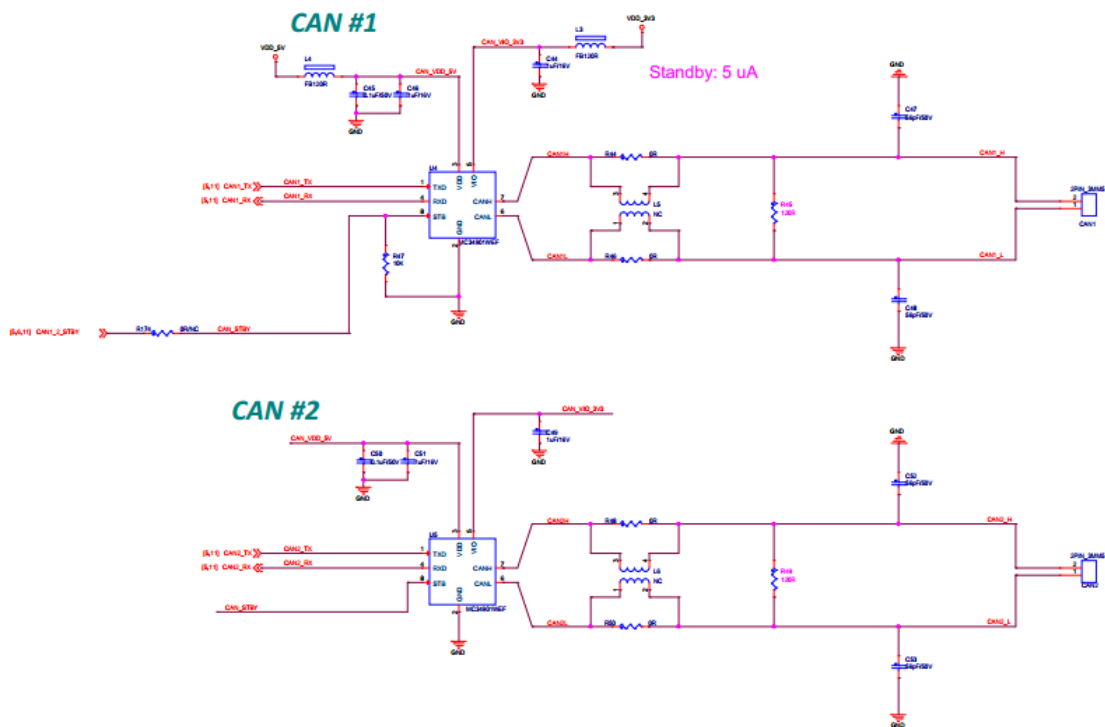


图 3.2.11.1 CAN 电路原理图



图 3.2.11.2 CAN 接口实物图

### 3.2.12 RS485 接口

底板集成了一路 RS485 接口，和 UART2 复用，默认使用 RS485 功能；可根据实际情况选择 RS485 或 UART，详情请参考上文（第三章 3.2.4.1）。



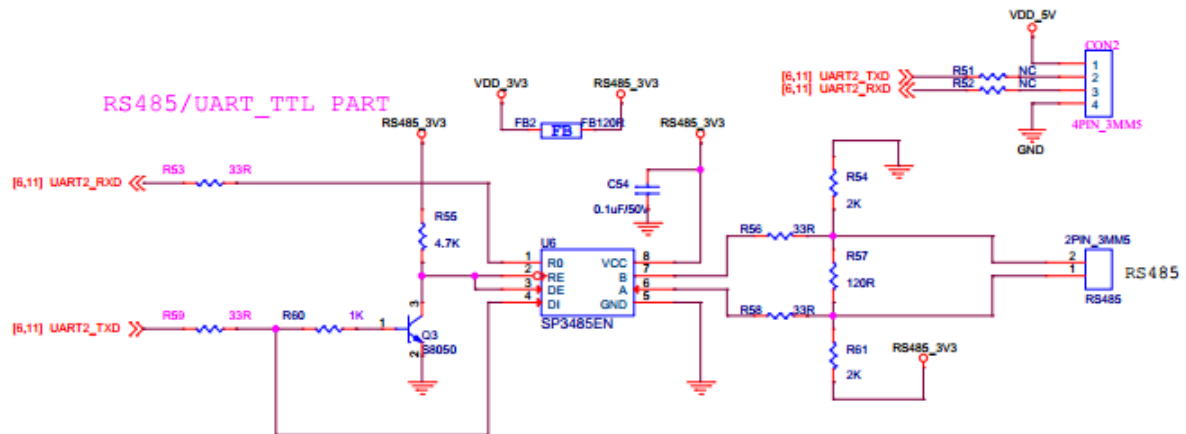


图 3.2.12.1 RS485 电路原理图

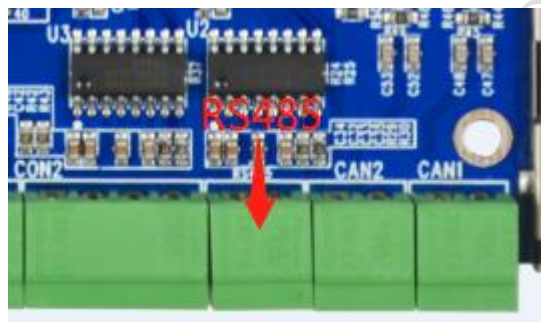


图 3.2.12.2 RS485 接口实物图

### 3.2.13 JTAG 接口

10PIN 的 JTAG 接口，JTAG 和音频 I2S 信号复用，使用 JTAG 调试时，需去掉电阻 R71~R75，R153~R156 焊上 10K 电阻，R157 焊上 1K 电阻。



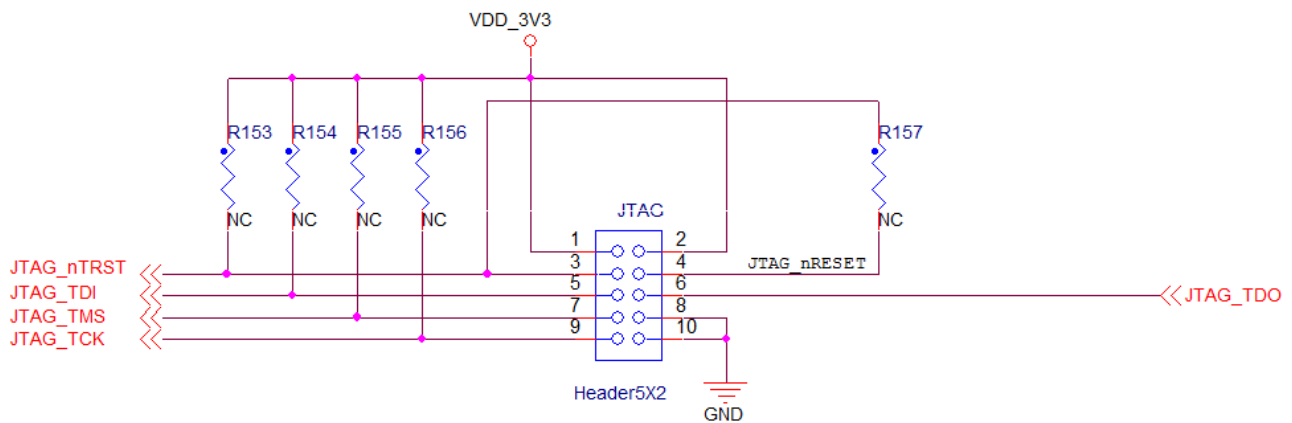


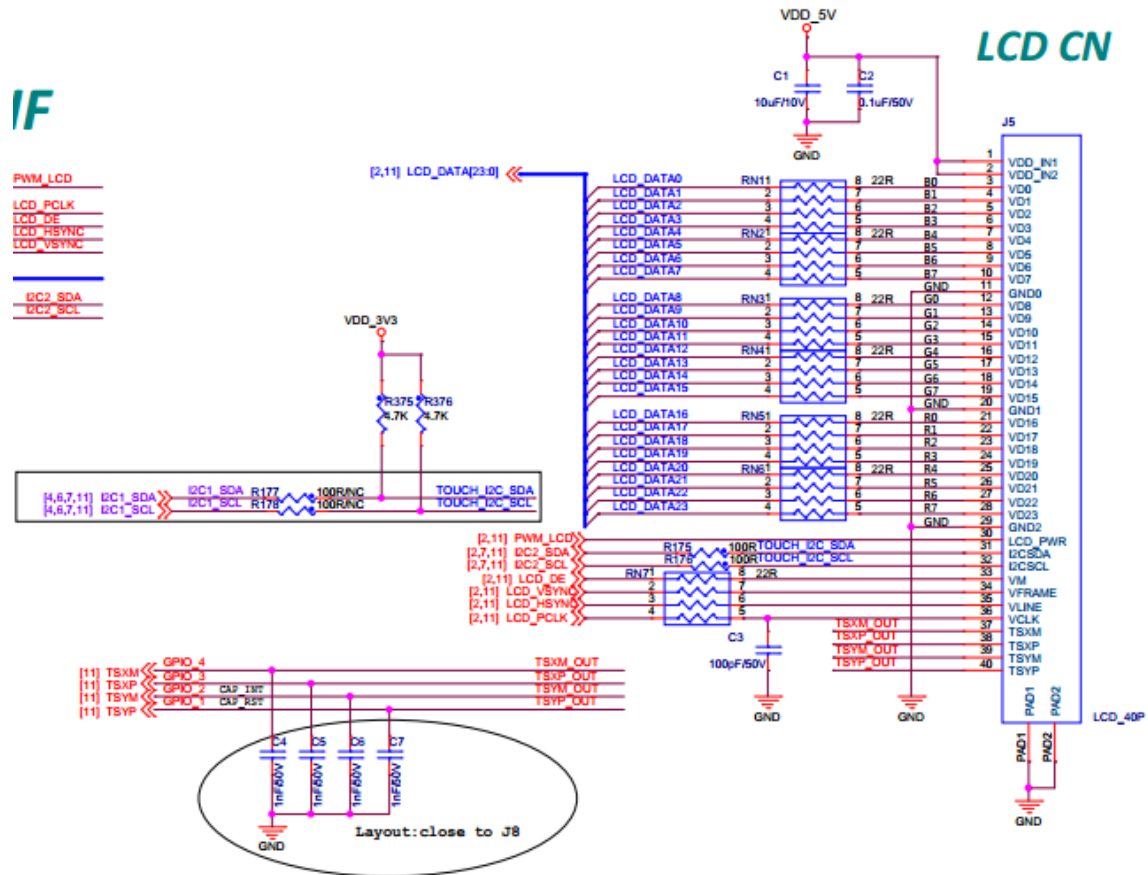
图 3. 2. 13. 1 JTAG 电路原理图



图 3. 2. 13. 2 JTAG 接口实物图

### 3.2.14 LCD 接口及触摸屏接口

LCD 可选配我司的 5 寸、7 寸 LCD 屏，支持电阻、电容触摸。电容屏预留了 I2C1 和 I2C2 两路控制信号，默认与声卡复用 I2C2，如需调整，则需修改跳接电阻。



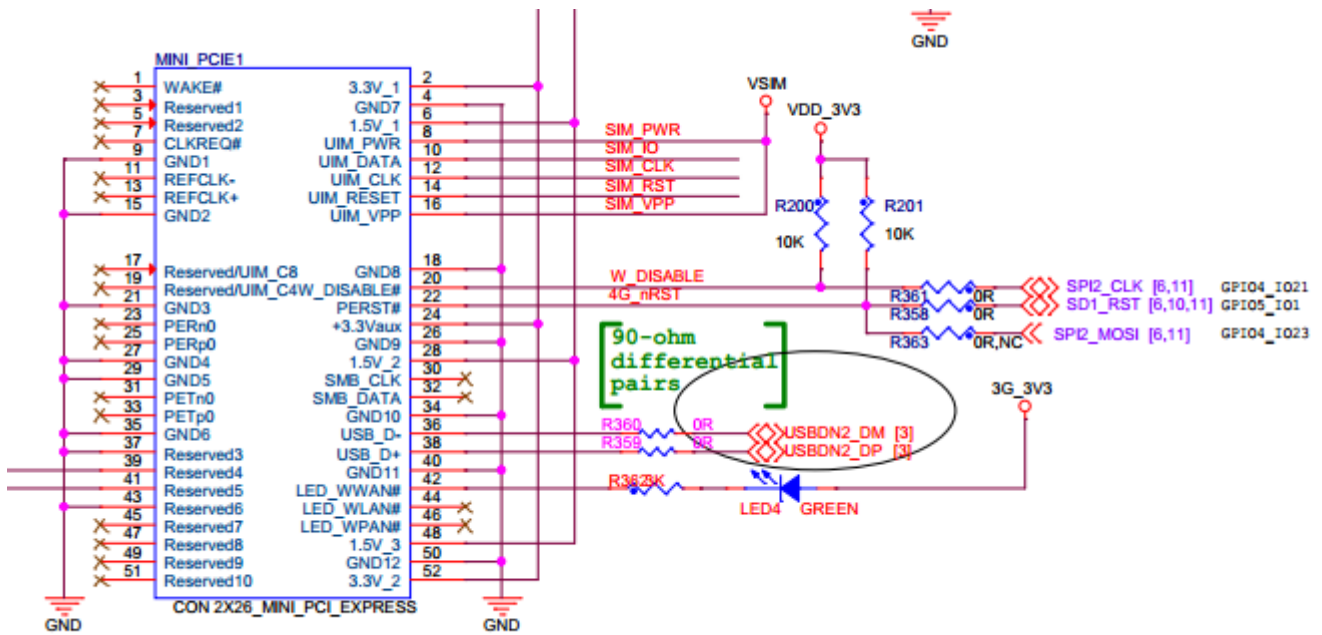


图 3.2.15.1 4G 模块接口原理图



图 3.2.15.2 4G 模块接口实物图



### 3.2.16 RTC 电路

RTC 电路默认采用 CR1220 电池作为备份电源，不可充电；使用双二极管对电源进行合并：系统上电后，3.3V 电压高于电池电压，则使用系统电源为 RTC 供电；否则使用电池为 RTC 电源。该电路预留带可充电功能，如要使用充电功能，需要补上 R143；为稳妥起见，阻值不能太小，建议 1K 左右即可。

特别注意：使用充电功能时，请一定要使用可充电电池，不可充电电池是不允许充电的，违规使用可能会引发电池爆炸或其他不可预计情况发生。

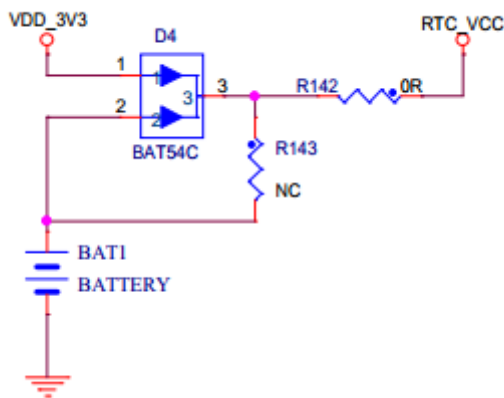


图 3.2.16.1 RTC 充放电控制电路



图 3.2.16.1 电池座实物图

### 3.2.17 其他设计说明

#### 3.2.17.1 关于底板 I2C 的使用

如图 3.2.17.1，以 I2C2 为例，I2C2 在核心板上用于 RTC，底板上用于声卡和电容屏，I2C2 信号在连接设备前都预留串接电阻，阻值在 22-100R 之间即可；同时预留上拉电阻。

底板上 I2C1 也可作为声卡或者电容屏控制信号，默认 NC，如需用于控制其他外部设备，可参考上



述处理方式。

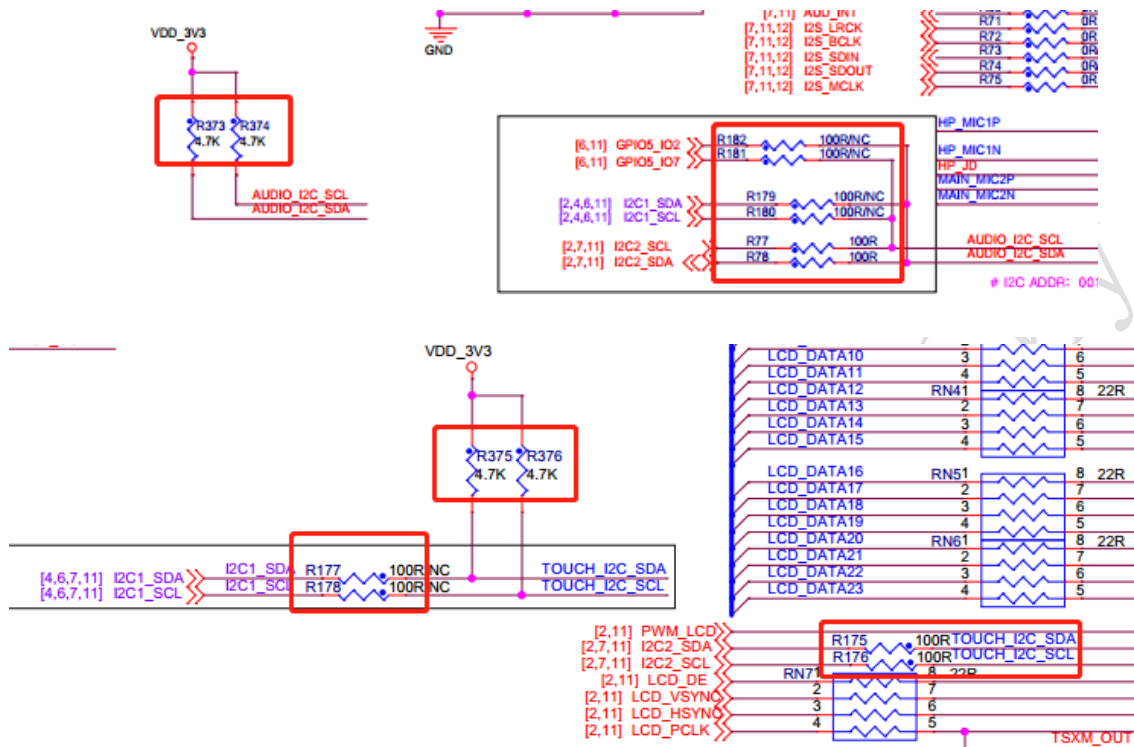


图 3.2.17.1